

Spécialité génie électronique

Session 2001

Etude des systèmes techniques industriels

Durée : 6 heures

coefficient : 8

ENREGISTREUR HONEYWELL

Tout document interdit

Calculatrice à fonctionnement autonome autorisée
(circulaire 99.186 du 16.11.99)

Ce sujet comporte :

- A- Analyse fonctionnelle du système : A1/5 à A5/5
- B- Partie mécanique et construction:
 - Questions et documents réponses : BR0 à BR5
 - Documents annexes : B0 à B4
- C- Partie électronique :
 - Questions et documents réponses : C1/13 à C13/13 et DR1/7 à DR7/7
 - Documents annexes : Cannexe1 à Cannexe13

ENREGISTREUR HONEYWELL

A / PRESENTATION

Analyse fonctionnelle du système : A1/5 à A5/5

IEELMER

LA FABRICATION DES FIBRES DE TEXTILE POLYAMIDE

L'objet technique support de l'étude est l'un des éléments du système de fabrication de fibres synthétiques de type polyamide obtenues à partir de matières pétrolières. Le site de fabrication se situe à GAUCHY près de St QUENTIN dans le nord de l'AISNE.

Le processus de fabrication consiste à mélanger deux matières premières (l'acide téréphtalique et le monoéthylène de glycol) sous une pression de 6 Bars et une température de 270°C. Après avoir évacué une partie de l'eau, on obtient du glyotherm.

Ensuite, afin d'obtenir un monomère, corps constitué de molécules simples, on abaisse la pression à 1 Bar : c'est l'estérification.

Une troisième opération consiste à rassembler les molécules simples afin d'obtenir des polymères : c'est la polymérisation.

Les fibres synthétiques sont obtenues par filage de ce polymère.

I/ DIAGRAMME SAGITTAL DU SYSTEME :

Voir document de présentation page A2/5.

II/ PRESENTATION DE L'OBJET TECHNIQUE :

L'objet technique support de l'étude est l'enregistreur. Il permet de mémoriser, sur papier, l'évolution, au cours du processus de fabrication, des différentes valeurs relatives au niveau de fluide, à la température et à la pression.

Il emploie, pour ce faire, trois pointes traçantes, commandées indépendamment les unes des autres, se déplaçant sur une feuille de papier contenue dans une cassette.

On obtient ainsi le tracé de trois courbes, relevé des trois grandeurs physiques, en même temps (voir figure 1 ci-dessous).

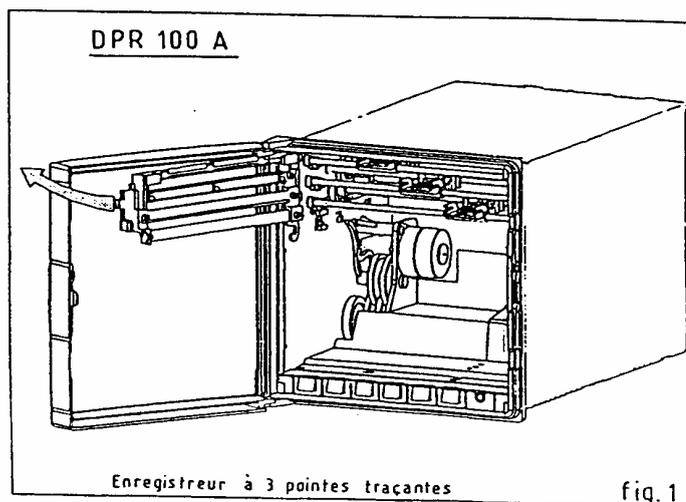
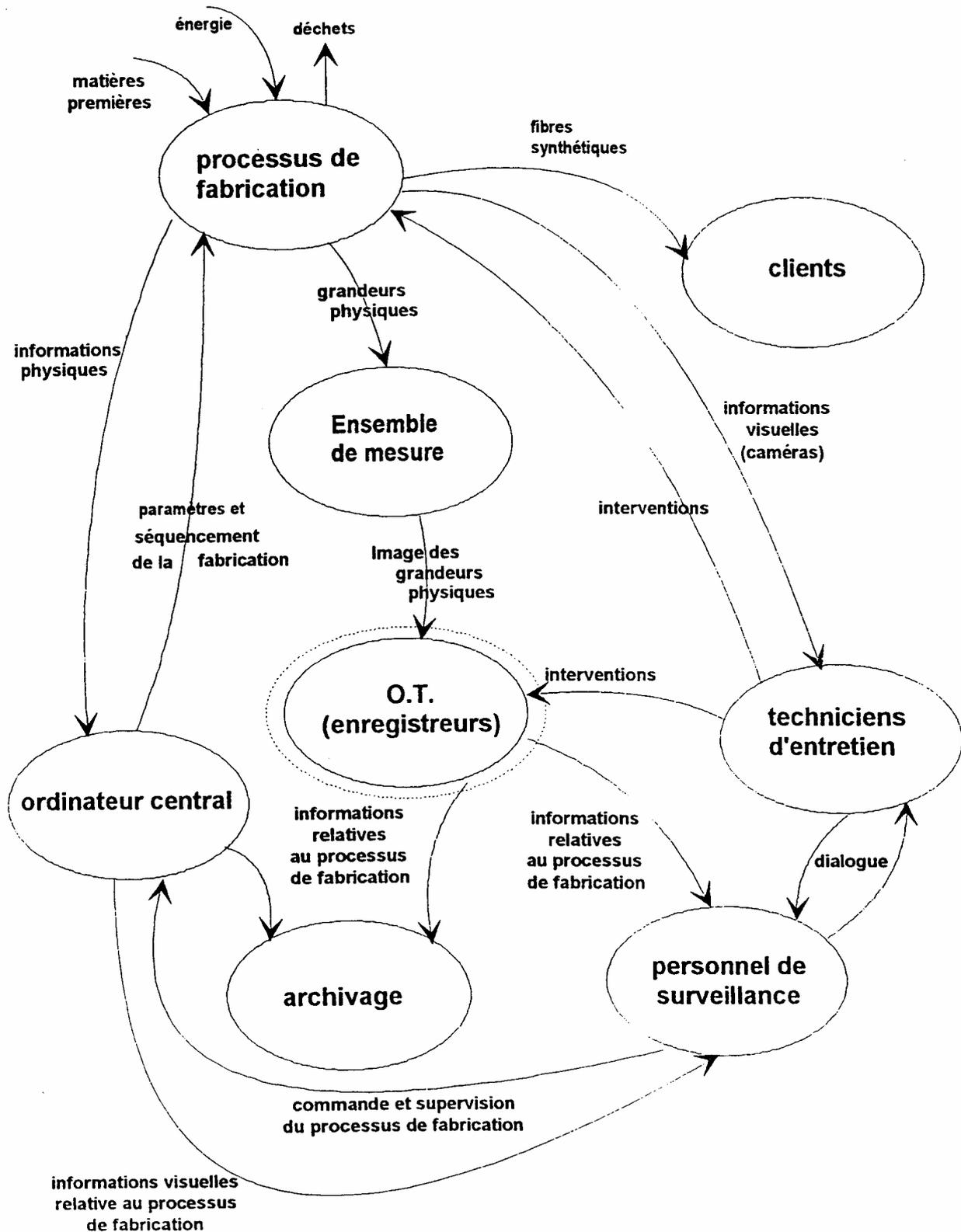
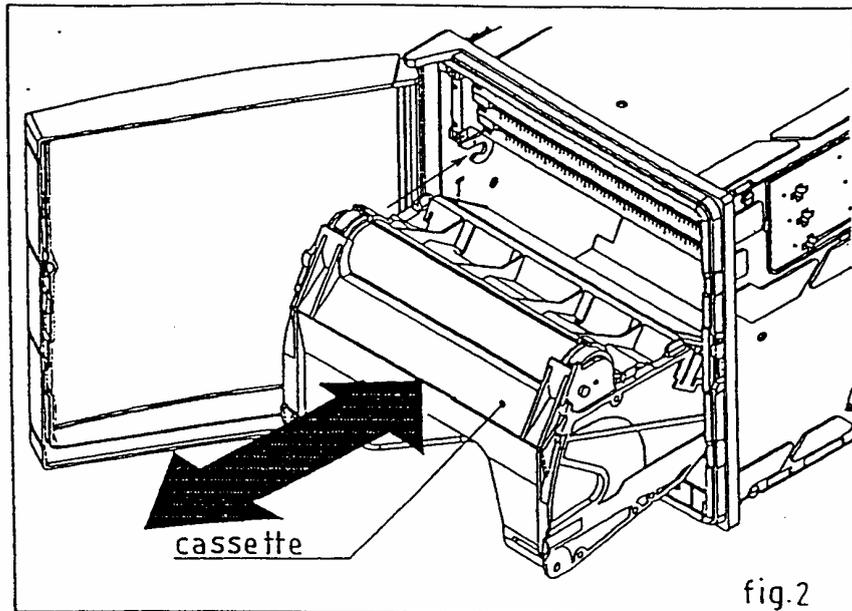
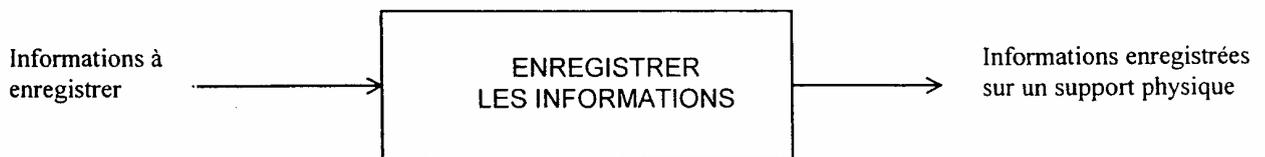


DIAGRAMME SAGITAL :





III/ SCHEMA FONCTIONNEL DE NIVEAU 1 :



VI/ FONCTION D'USAGE :

Enregistrement par impression sur papier de la pression, du niveau et de la température d'une étape de fabrication de fibres synthétiques par polymérisation, ce qui permet :

- la traçabilité des événements d'un lot et ainsi de certifier au client la conformité du processus de fabrication (certificat pour le client).
- de visualiser en temps réel les paramètres sur un tableau de la salle de contrôle (instrument de mesure).

VI / ETUDE FONCTIONNELLE DE PREMIER DEGRE :

(Voir page suivante)

Définition des liaisons :

Image des grandeurs physiques

Image de la PRESSION : Il s'agit d'une tension ou d'un courant image de la pression à l'intérieur de l'estérificateur (entre 5 et 6 bars).

Image du NIVEAU : Courant image du niveau du mélange dans la cuve de l'estérificateur.

Image de la TEMPERATURE : Il s'agit d'une tension ou d'un courant image de la Température du mélange en mouvement dans la cuve de l'estérificateur (jusque 290 °C).

Vpression : Tension représentant la pression interne de la cuve de l'estérificateur.

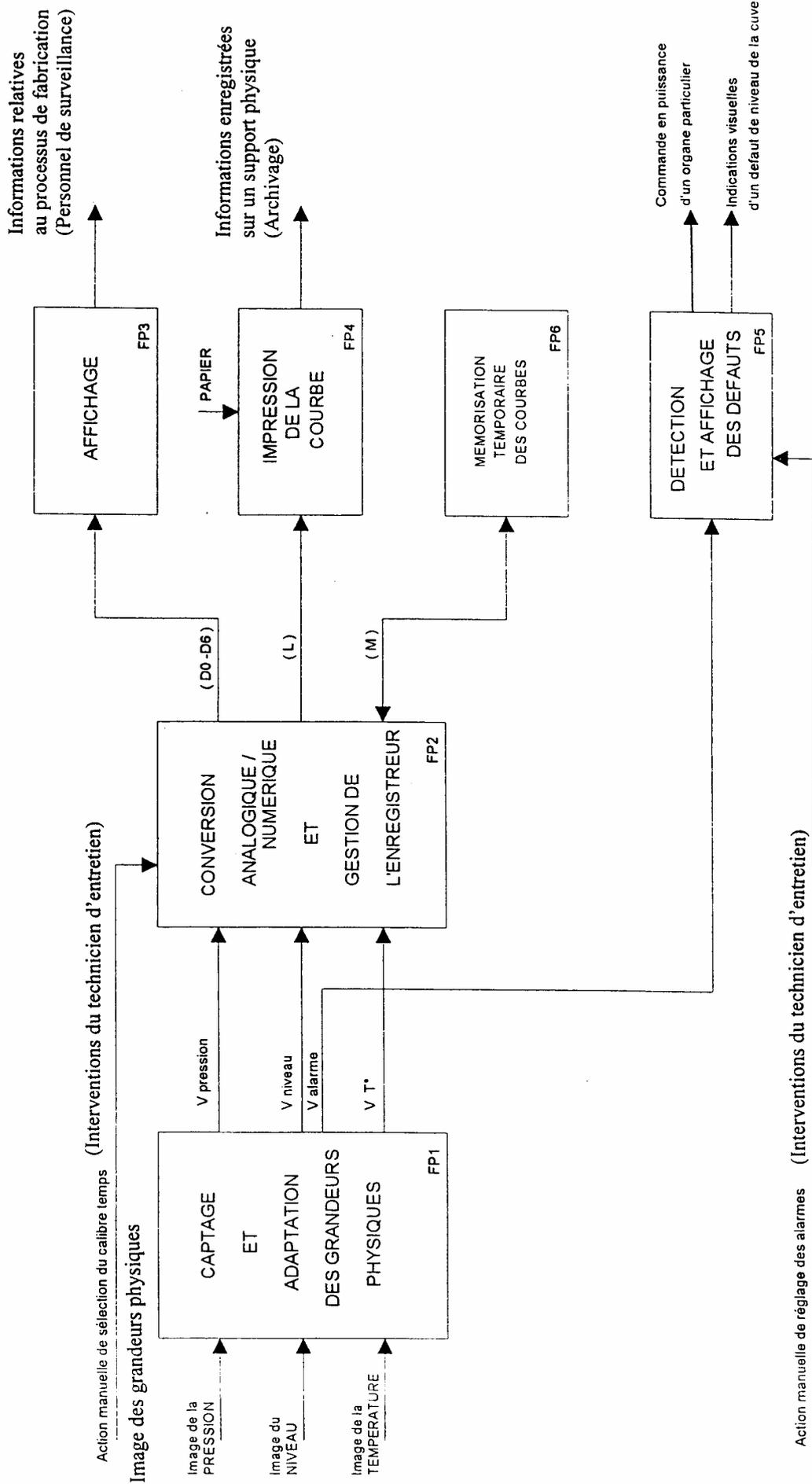
Vniveau : tension représentative de NIVEAU.

V sonde T° : Tension de la sonde de température.

D0 à D6 : liaison de 7 fils commandant le module d'affichage.

L : Image numérique des informations nécessaires à l'impression de la courbe.

M : Image numérique des informations nécessaires à la mémorisation temporaire des courbes.



SCHEMA FONCTIONNEL DE PREMIER DEGRE DE L'OBJET TECHNIQUE :

ENREGISTREUR HONEYWELL

C / PARTIE ELECTRONIQUE

QUESTIONS

Ce dossier comprend les documents suivants :

Etude d'un système technique	page C1/13
Etude de FP1	page C1/13
Etude de FP2	page C3/13
Etude de FP5	page C7/13
Etude de FP3	page C9/13
Etude de FP6	page C12/13

PARTIE ELECTRONIQUE

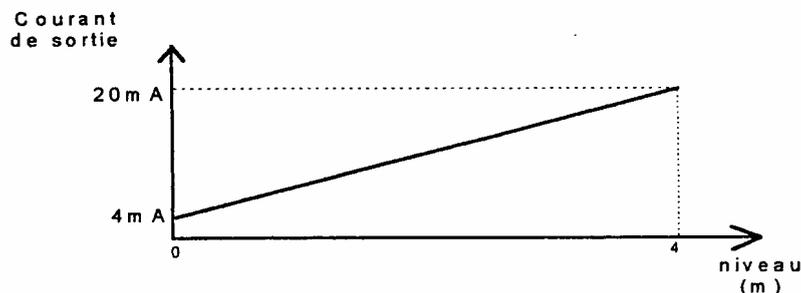
Cette étude est composée de six parties (A, B, C, D, E et F). Chacune de ces parties est totalement indépendante des autres . Si une difficulté importante apparaissait dans une de ces parties il est tout à fait possible de passer à la suivante.

A/ ETUDE DU SYSTEME TECHNIQUE ET DE L'OBJET TECHNIQUE :

1/ En vous aidant du document annexe 1, décrire, en quelques lignes, le principe physique utilisé pour déterminer le niveau de produit dans la cuve.

B/ ETUDE DE FP1 «Adaptation des grandeurs physiques :

L'ensemble de mesure (voir document annexe 2) donne une image du produit dans l'estérificateur (cuve de 4m de hauteur). L'information de niveau est transmise par l'intermédiaire d'une boucle de courant 4/20mA à l'enregistreur. Afin de produire des fibres synthétiques en continu, un dispositif annexe de régulation permet de maintenir le niveau de produit à mi-hauteur dans la cuve. La courbe ci-dessous indique le courant de sortie de l'ensemble de mesure en fonction du niveau de produit dans la cuve.



La boucle de courant 4/20mA est un standard industriel permettant l'échange d'information entre deux appareils. Son avantage est une grande immunité aux parasites et la détection de coupure du câble.

Schéma fonctionnel partiel de 2nd degré de la fonction FP1 "Adaptation des grandeurs physiques":

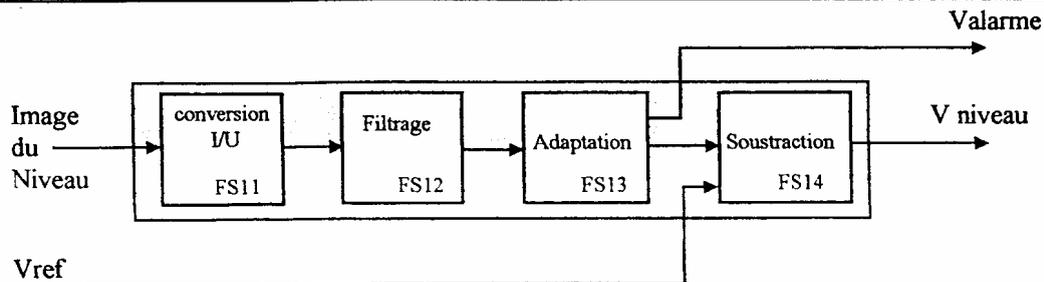
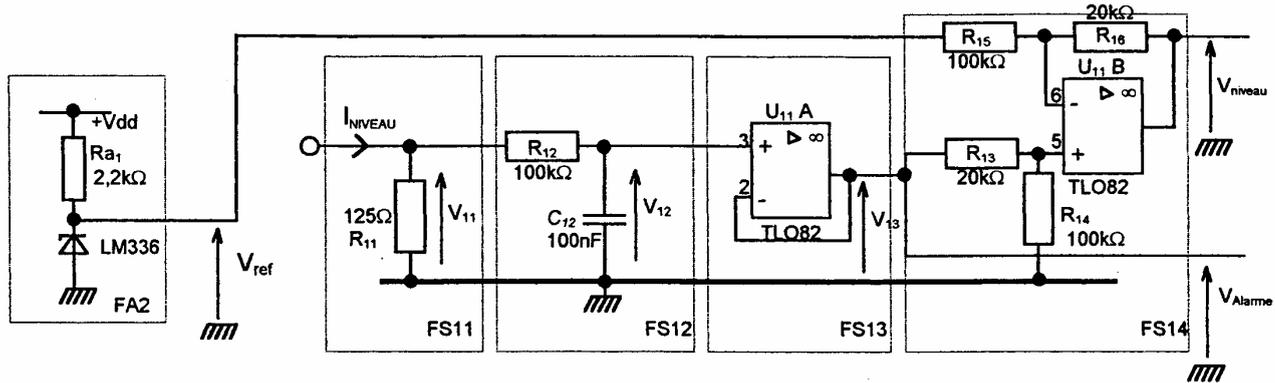


Schéma structurel de FP1 "Adaptation des grandeurs physiques" et FA2 "Production d'une grandeur de référence":



Vdd = 5V, U₁₁ est alimenté entre +Vdd et -Vdd.

Etude de Fs11 "Conversion courant / tension" :

2/ Déterminer les valeurs de la tension V₁₁ lorsque la cuve est vide puis lorsque la cuve est pleine.

note : la résistance d'entrée de FS12 est très grande par rapport à R11.

Etude de FS12 "Filtrage" :

Cette fonction permet d'éliminer les parasites dus aux perturbations électromagnétiques de fréquence supérieure ou égale à 30 Hz.

3/ Identifier le type de filtre utilisé.

Donner la fréquence de coupure de ce filtre.

Ce filtre remplit-il son rôle? (rem : on considère que le niveau de produit dans la cuve varie très lentement.)

Etude de FS13 "Adaptation" :

4/ Quel est le nom du montage réalisé par U_{11A}. Etablir la relation liant V₁₃ à V₁₂.

5/ Déterminer les tensions V₁₁ et V₁₃ dans le cas où le capteur n'est pas connecté. (boucle de courant ouverte).

Etude de FA2 "Production d'une grandeur de référence":

6/ A partir de la documentation technique du LM336 (voir annexe), déterminer la valeur de la tension de référence V_{ref}.

7/ Justifier la valeur nominale de l'élément résistif Ra1.

Etude de FS14 "soustraction" :

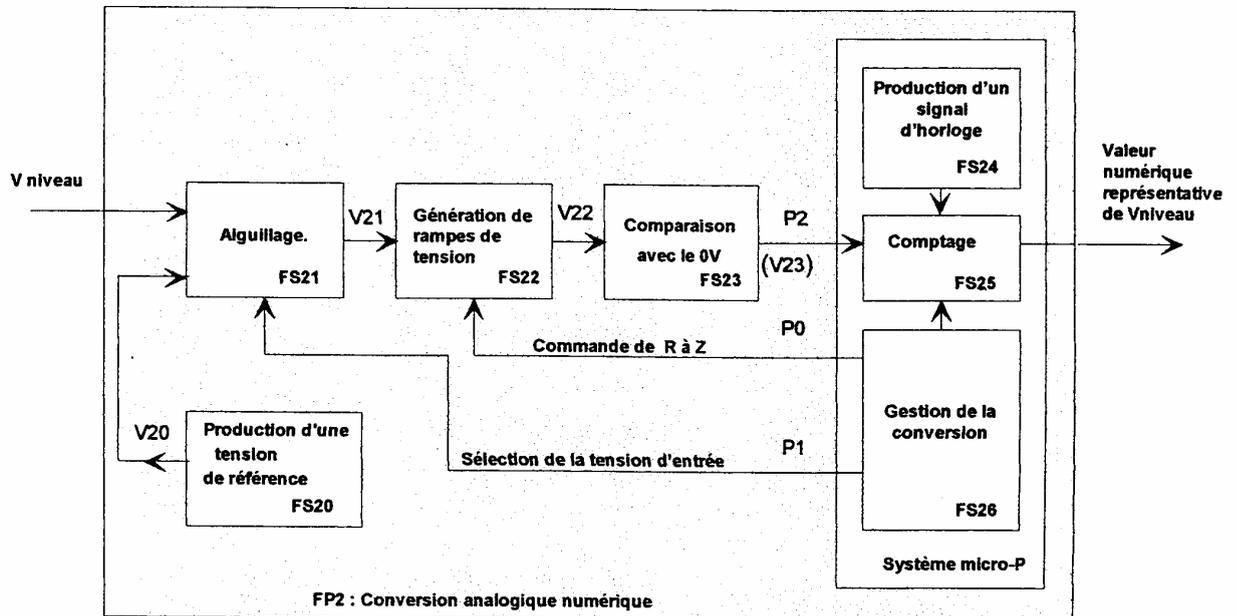
8/ Déterminer la tension V_{niveaux} en fonction de V₁₁, V_{ref}, en régime permanent (remplacer les résistances par leurs valeurs

Faire l'application numérique pour les deux cas suivants :

- lorsque la cuve est vide
- lorsque la cuve est pleine.

C/ ETUDE DE LA FONCTION FP2 "Conversion analogique numérique":

La tension relative au niveau de produit dans la cuve, en sortie de FP1, est convertie en données numériques. Une conversion double rampe est mise en oeuvre. Son schéma fonctionnel est présenté ci-dessous :



Rem : FS24, 25 et 26 sont assurées par une structure microprogrammée

Principe de fonctionnement :

La fonction FS21 permet d'aiguiller en entrée de FS22 soit la tension V_{niveau} soit la tension $V20$ issue de FS20. C'est la structure microprogrammée via la fonction FS26 qui commande cet aiguillage.

Dans un premier temps cette structure microprogrammée aiguille la tension V_{niveau} en entrée de FS22 ce qui a pour effet de générer une rampe de tension décroissante en sortie de FS22 (voir chronogramme de $V22$ page C5/13).

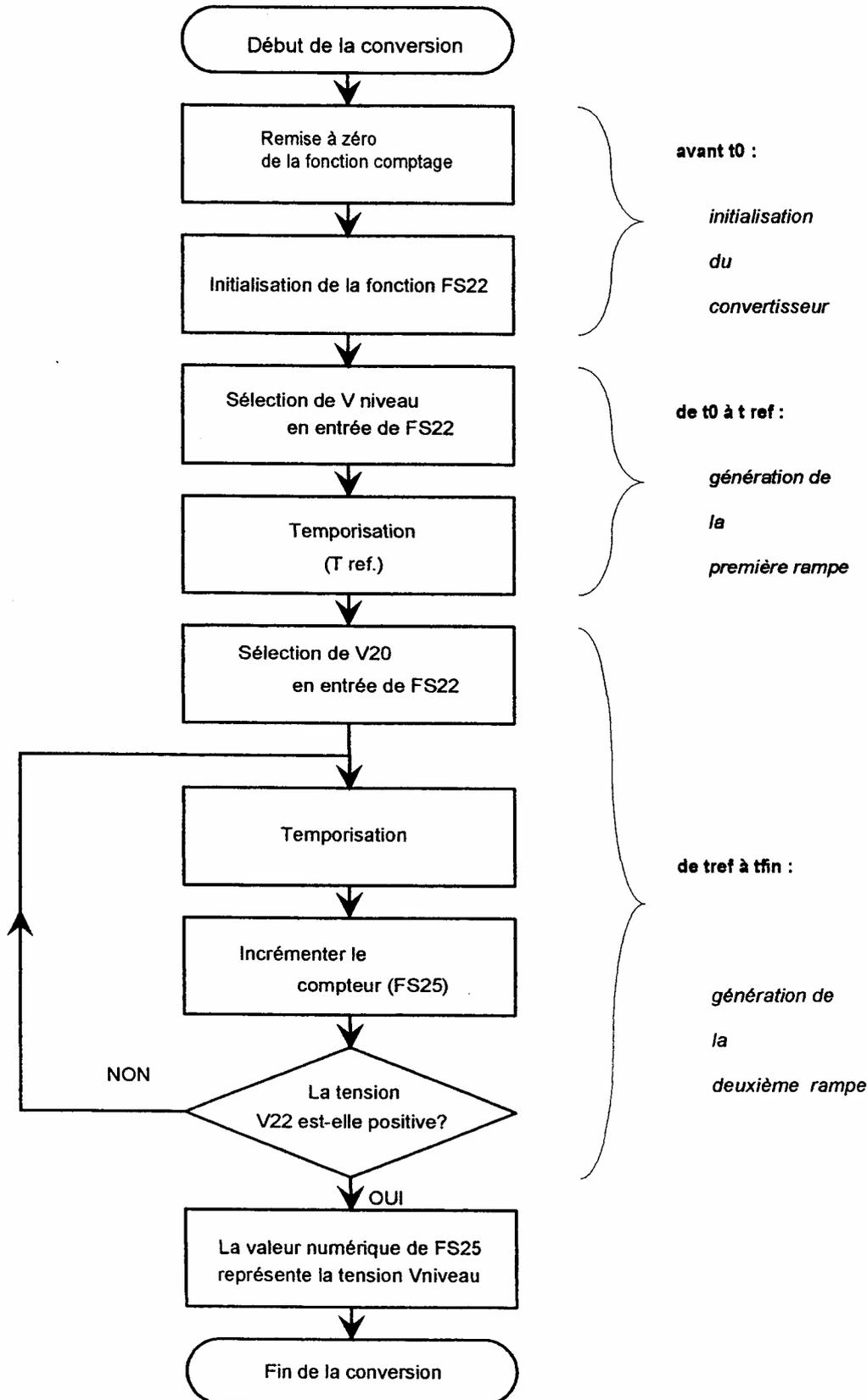
Ensuite c'est la tension $V20$ qui est aiguillée en entrée de FS22 ce qui génère une rampe de tension croissante.

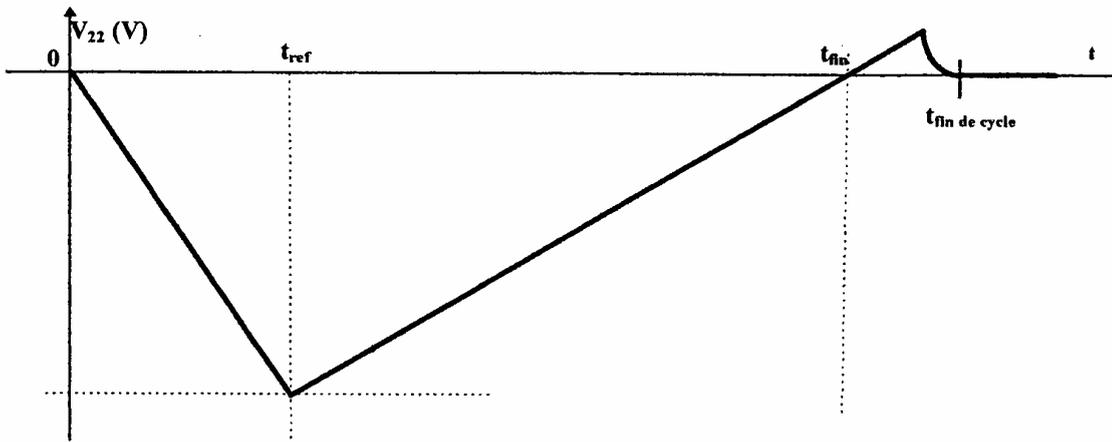
La structure microprogrammée mesure, via FS25, le temps nécessaire pour que la tension de sortie de FS22 atteigne zéro volt. L'information numérique comptée issue de FS25 est proportionnelle à la tension V_{niveau} et donc au niveau de produit dans la cuve.

Pour que ce dispositif fonctionne correctement il est nécessaire qu'au départ la tension $V22$ soit nulle (initialisation de FS22).

ALGORIGRAMME DE LA FONCTION FS22 : conversion Analogique / Numérique

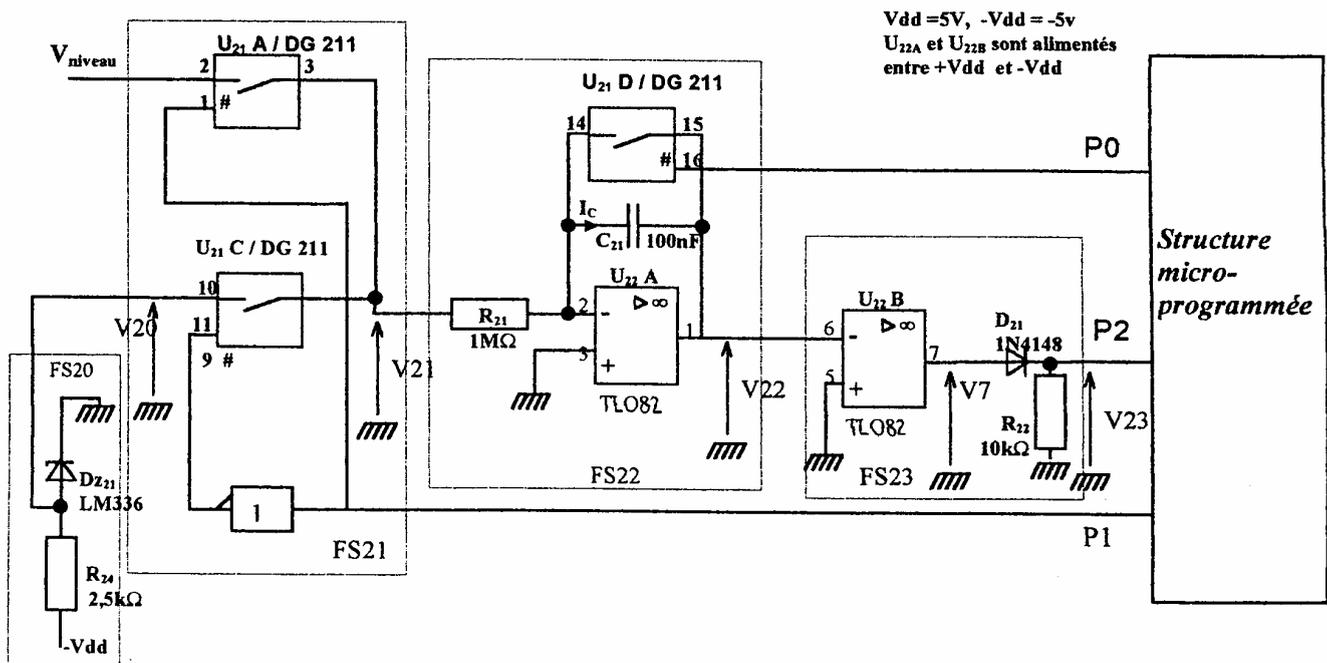
Ce document décrit ce que fait le système microprogrammé pour faire une conversion





Le schéma structurel de FP2 est présenté ci-dessous. Les fonctions FS24, FS25 et FS26 sont incluses dans la structure microprogrammée. Elles ne sont donc pas représentées.

Schéma structurel de FP2 :



Remarques :

$$+V_{dd} = +5V \rightarrow +V_{sat} = +4,5V$$

$$-V_{dd} = -5V \rightarrow -V_{sat} = -4,5V$$

Pour les diodes : $V_f = 0.6V$, $r_d = 0\Omega$

Documents à utiliser : schéma fonctionnel de FP2 (page C3/13), le chronogramme de V22 (page C5/13), le schéma structurel de FP2 (page C5/13), la notice du circuit intégré DG 211 (annexe 4) et l'algorithme du programme de conversion (page C4/13).

9/ Indiquer, pour chaque sortie de FS20, 21, 22 et FS23, si l'information est sous la forme analogique ou logique.

10/ Compléter sur le document réponse page 1/7 les chronogrammes de V7 et V23 en précisant les valeurs particulières.

Indiquer le rôle de l'ensemble D21, R22.

11/ A partir de l'algorithme de la page C4/13, compléter le document réponse page 2/7.

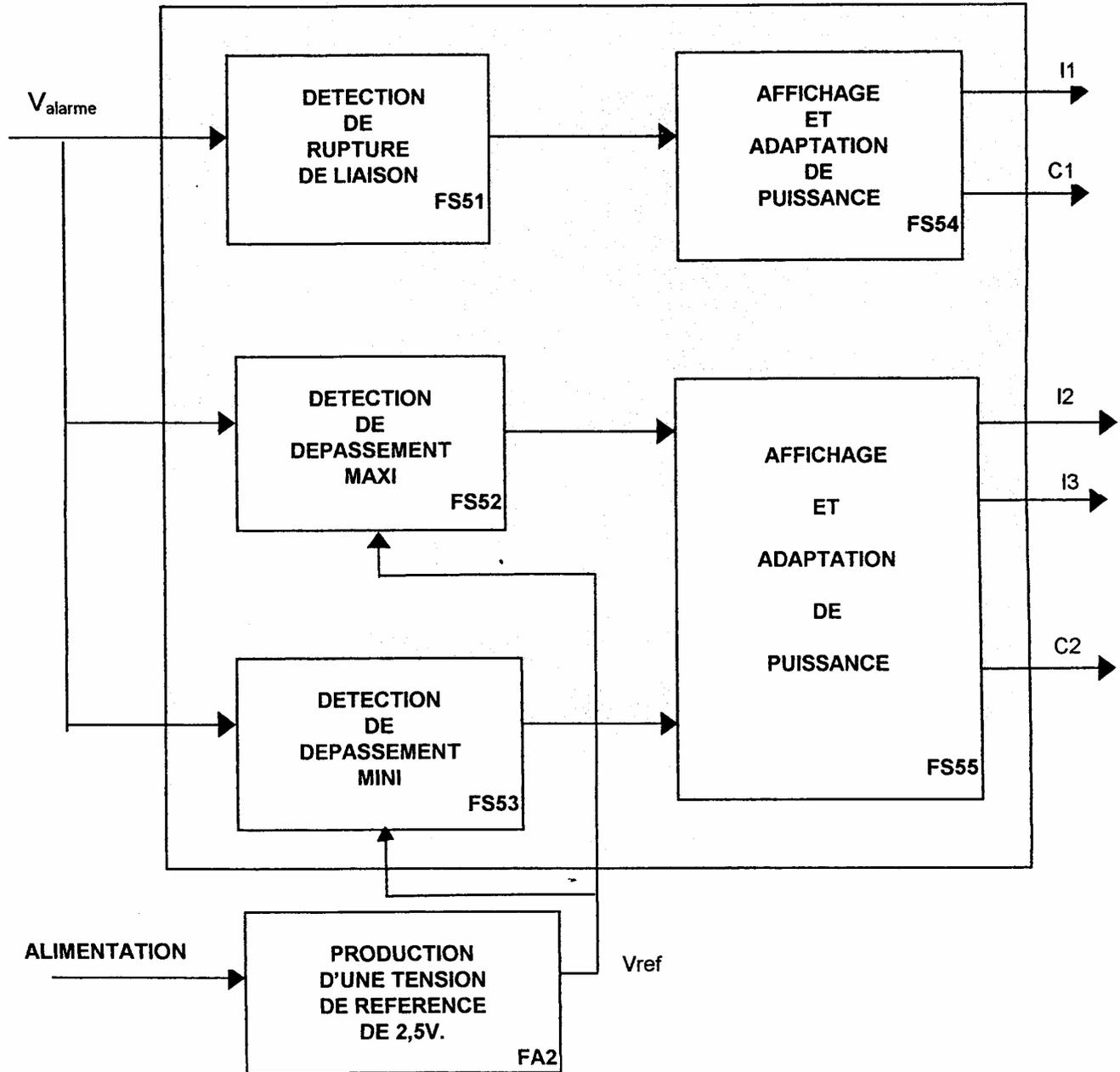
12/ A partir de quel instant la grandeur de sortie de FS25 est-elle représentative de V_{niveau} ?

- A t ref.
- à t fin.
- ou à t fin de cycle.

D/ETUDE DE LA FONCTION FP5 : "Détection et Affichage des défauts".

Le processus industriel étudié permet de mesurer le niveau de produit dans la cuve de l'estérificateur et de le maintenir entre les seuils de dépassement Mini et Maxi. L'information de niveau de produit est transmise par l'intermédiaire d'une boucle de courant 4/20 mA permettant de détecter les ruptures de liaison.

Schéma fonctionnel de degré 2 de FP5 "Détection et affichage des défauts"



I1,I2,I3 : Informations lumineuses de détection de rupture, de dépassement Maxi et de dépassement Mini.

C1,C2 : Commande d'un organe de puissance.

13/ Repérer sur le schéma structurel, en les entourant, les fonctions secondaires de FP5 (document réponse page 3/7).

Etude de FS 51 : "Détection de rupture de liaison"

14/ Préciser le mode de fonctionnement ("linéaire" ou "saturation") du circuit U51A.
Calculer le seuil de basculement du montage.

Remarque:

- $+V_{dd} = +5\text{ V}$; $+V_{sat} = +4,5\text{ V}$
- $-V_{dd} = -5\text{ V}$; $-V_{sat} = -4,5\text{ V}$

Etude de FS 54 : "Affichage et adaptation de puissance"

15/ Déterminer, par un calcul, l'état du transistor T_{51} pour $V_{51} = +V_{sat}$ et ensuite pour $V_{51} = -V_{sat}$ (voir documentation constructeur du transistor 2N2222 (annexe 5) et du relais subminiature DS2E / 5 Vcc (annexe 6). On utilisera pour Del_{51} : $V_f = 1,8\text{ V}$.

Préciser le rôle de la diode D_{51} . On donne $V_{be\text{ inv. max}} = 3\text{ V}$.

16/ Compléter le tableau 1 du document réponse page 4/7.

Remarque: Lors d'une rupture de liaison, $Valarme = 0\text{ V}$.

Etude de FS 5² : "Détection du dépassement Maxi"

17/ On désire maintenir le niveau de produit dans la cuve entre un seuil Maxi ($Valarme = 2\text{ V}$) et un seuil Mini ($Valarme = 1\text{ V}$).

Calculer la valeur de la résistance comprise entre le curseur du potentiomètre et la masse lorsque l'on a effectué le réglage du seuil Maxi.

Remarque: on ne tiendra pas compte de l'hystérésis du trigger ($R_{56} \ll R_{55}$).

Etude de FS 55 : "Affichage et adaptation de puissance"

18/ Préciser la fonction logique réalisée par les 2 diodes D_{54} et D_{55} et la résistance R_{512} . Sachant que le transistor T_{52} fonctionne en commutation, compléter le tableau 2 du document Réponse page 4.

En déduire l'information visuelle donnée par chacune des Leds Del_{52} et Del_{53} .

E / ETUDE DE LA FONCTION AFFICHAGE

Après avoir été convertie en grandeur numérique (par la fonction FP2), l'information de niveau de produit dans la cuve (en m) est envoyée vers la fonction affichage.

Cette étude se fera à partir des documents suivants : Schéma fonctionnel de second degré (page C 10/13) et schéma structurel (page C11/13).

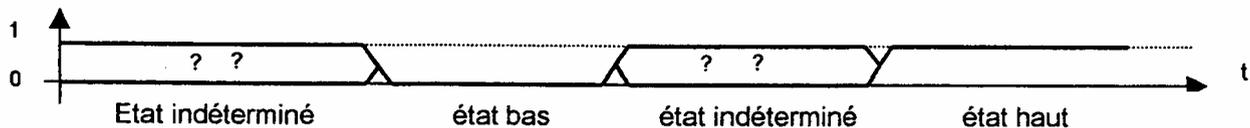
Etude de FS 31 : "Sélection de mémorisation"

19/ A partir du document constructeur du 4556 (annexe 7), compléter les chronogrammes de V31 à V34 du document réponse page 5/7.

Etude de FS 32 et FS 37 : "Mémorisation des virgules et affichage"

20/ A partir du document constructeur du 74HC175 (annexe 9), déterminer sur quel événement de V34 du schéma structurel, la fonction FS32 mémorise les états logiques des virgules.

21/ Compléter sur le document réponse page 5/7 les chronogrammes des signaux V35 à V37. Pour ce faire on utilisera la symbolique suivante:



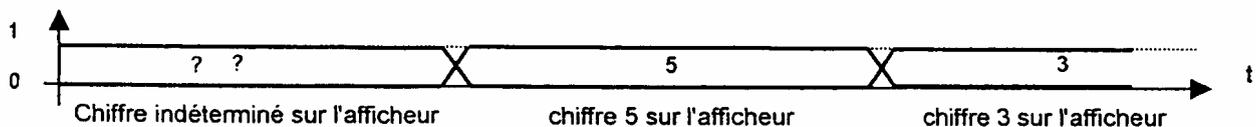
22/ Indiquer sur quel afficheur se trouve la virgule. Justifier votre réponse.

Etude de FS 34 à FS 35 : "Mémorisation des dizaines et des centaines"

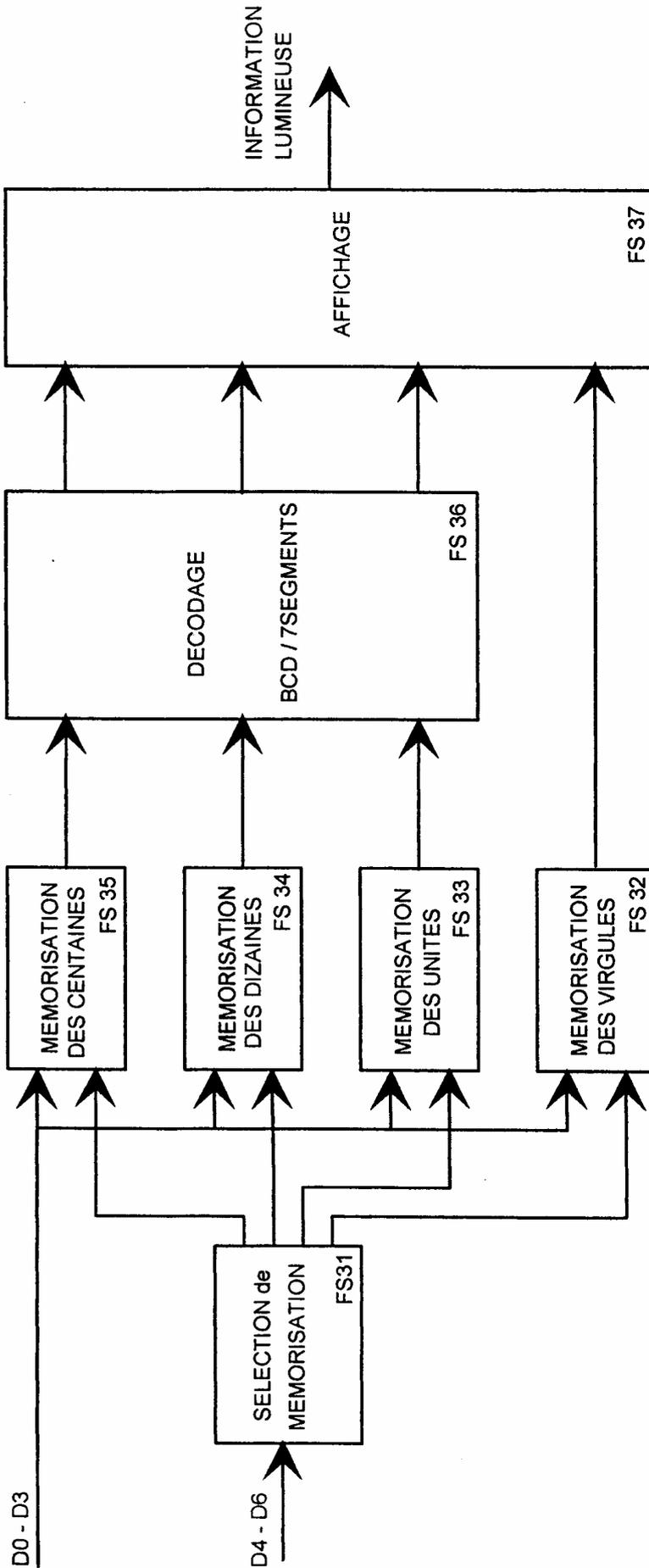
23/ A partir du document constructeur du 4511 (annexe 8), déterminer pour quel état logique de V33 le verrou de U33 est transparent et pour quel état de V33 il est verrouillé.

24/ Indiquer le rôle des broches 3 et 4 de U33. Justifier la mise à Vcc de ces entrées.

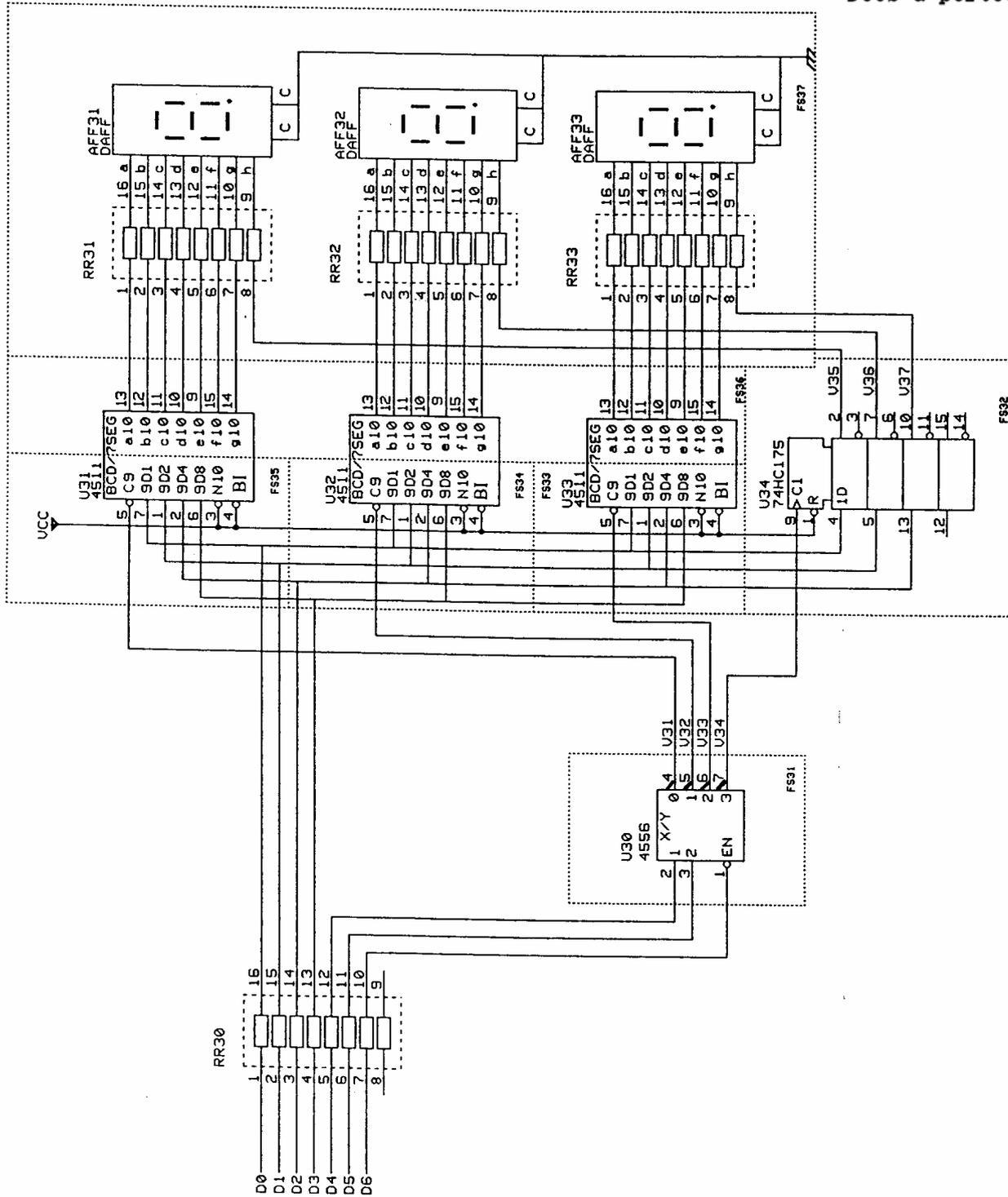
25/ Compléter sur le document réponse page 5/7 les indications des afficheurs AFF31 à AFF33. Pour ce faire on utilisera la symbolique suivante:



26/ Quel est le nombre affiché ? On précise que l'afficheur AFF33 est le digit de poids faible.



SCHEMA FONCTIONNEL DE SECOND DEGRE DE LA FONCTION "AFFICHAGE" FP3



SCHEMA STRUCTUREL DE LA FONCTION EP3 AFFICHAGE

F/ ETUDE DE LA FONCTION FP6 "Mémoire temporaire des courbes":

L'étude portera sur la « boîte noire » de l'enregistreur. Celle-ci permet à l'enregistreur de mémoriser des relevés qui permettront ultérieurement de tracer les courbes ainsi mémorisées.

Le fonctionnement de cette mémoire de masse (relativement modeste) est le suivant :
(voir schéma fonctionnel page C13/13)

A chaque accès mémoire, la structure microprogrammée envoie par l'intermédiaire d'une liaison série synchrone l'adresse de début de la courbe à mémoriser (écriture dans les mémoires) ou de la courbe à imprimer (lecture des mémoires) grâce à FS61.

Il suffit ensuite à la structure microprogrammée de commander la fonction comptage afin de passer à l'adresse suivante et ainsi de sélectionner dans les mémoires la donnée suivante qui correspond au point suivant de la courbe (FS62).

La fonction FS63 permet de sélectionner une des quatre mémoires.

La fonction FS64 mémorise les points de la courbe dans quatre boîtiers mémoires de type EEPROM.

La fonction FS65 permet de garantir la validation d'écriture afin que celle-ci ne se fasse pas accidentellement lors de la mise sous tension ou lors de l'arrêt de l'appareil.

27/ Repérer sur le document réponse page 6/7, en les entourant, les structures associées aux différentes fonctions secondaires (FS61 à FS65).

28/ Chaque point de la courbe est mémorisé sur huit bits.
Combien de points peut-on stocker dans la mémoire ainsi constituée ?

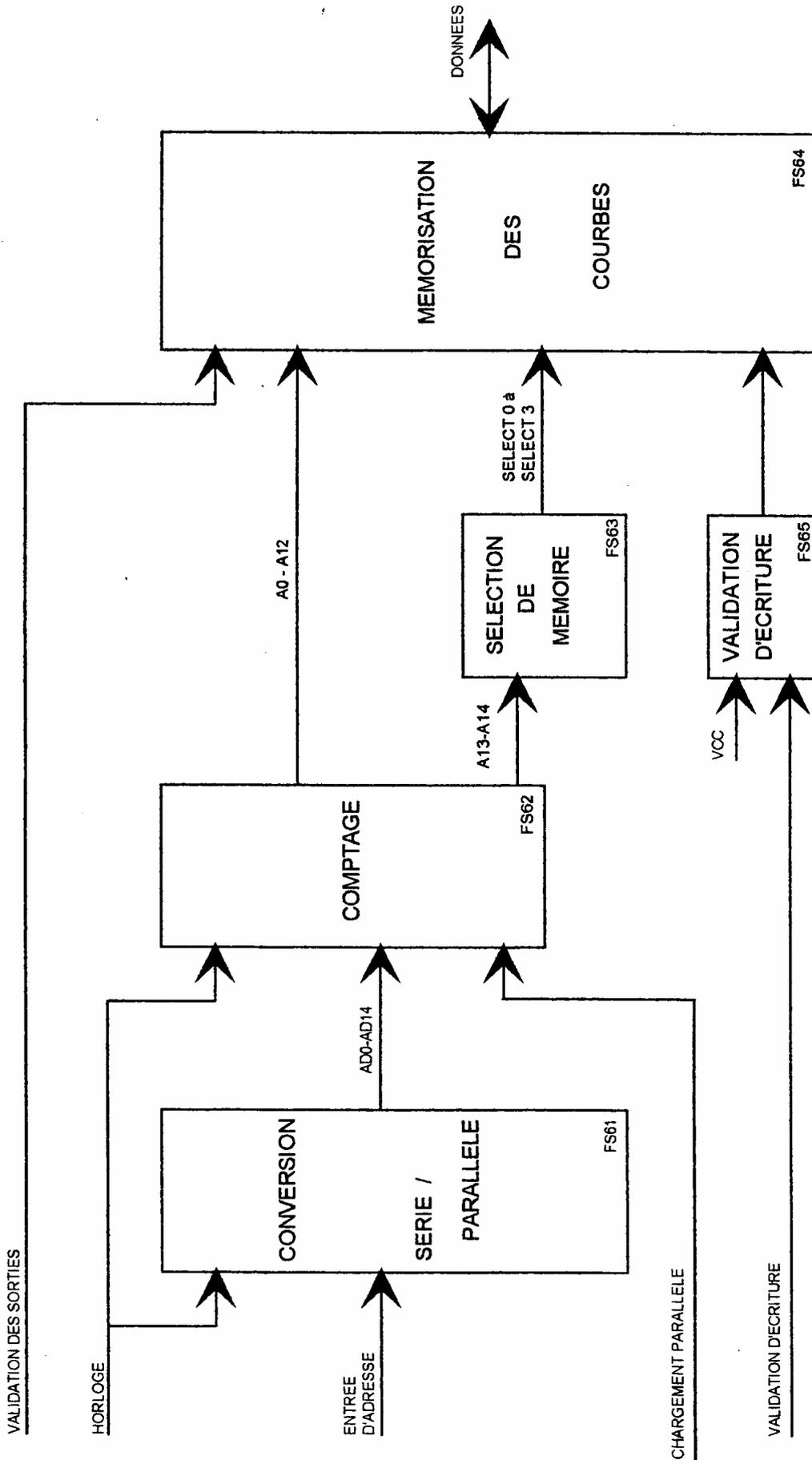
29/ Donner les deux caractéristiques qui justifient pleinement l'utilisation d'EEPROM dans ce montage.

Etude de FS61 "Conversion série/parallèle":

30/ En vous aidant de la documentation constructeur du 74LS164 (annexe 10), indiquer combien d'impulsions d'horloge (sur l'entrée clock) sont nécessaires pour disposer de l'adresse complète de début de la courbe à mémoriser.

31/ Sur quel front l'horloge de IC1 est-elle active ?

32/ Compléter les chronogrammes AD0 à AD3 du document réponse page 7/7 (uniquement de t0 à t1).
Compléter les chronogrammes A0 à A3.



SCHEMA FONCTIONNEL DE FP6 : Mémorisation temporaire des courbes

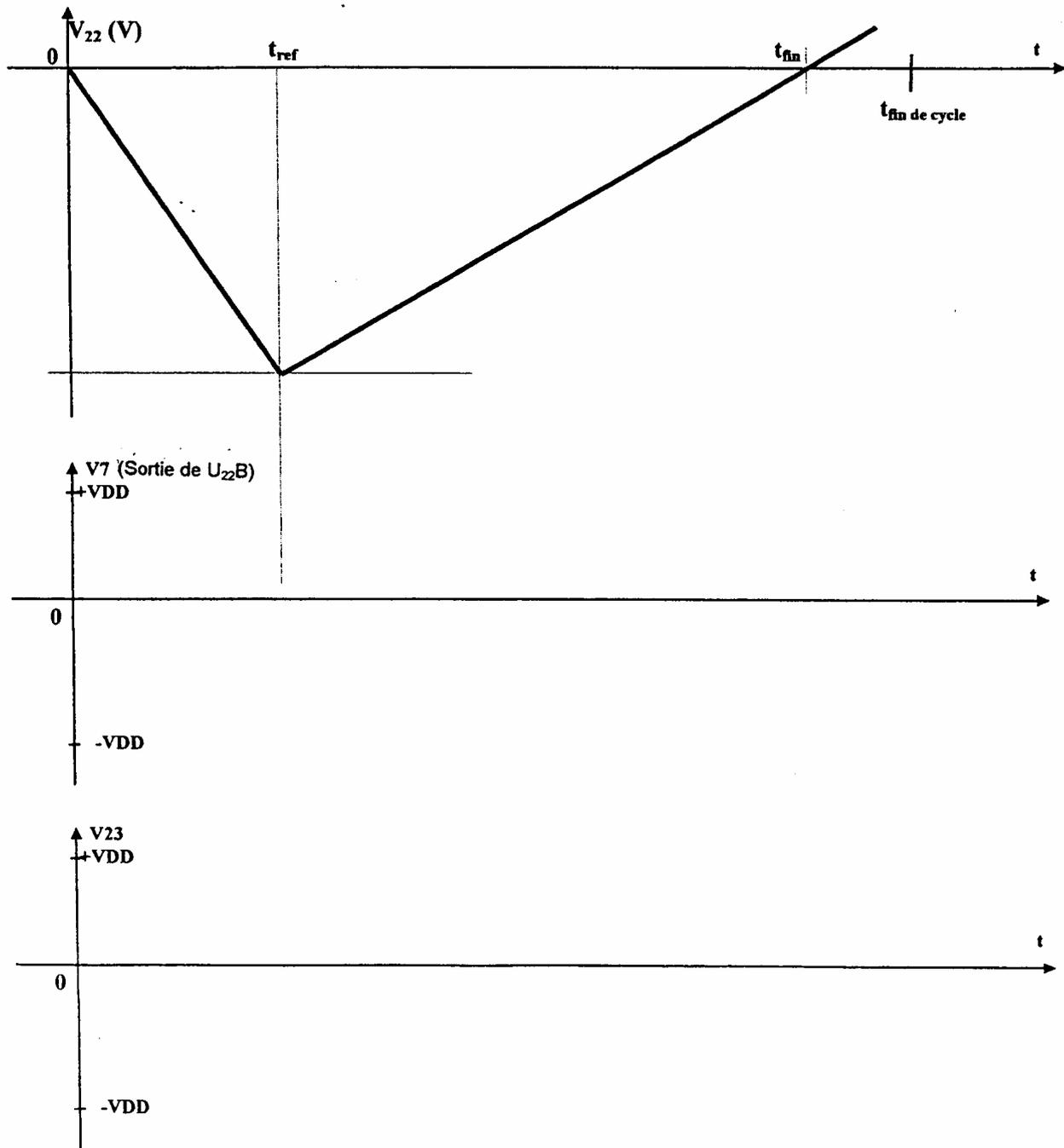
ENREGISTREUR HONEYWELL

C / PARTIE ELECTRONIQUE

DOCUMENTS REPONSES

DOCUMENT REPONSE

Chonogramme de V22 et P2 (V23) :
(question 10)



ALGORIGRAMME DE LA FONCTION FS22 : conversion Analogique / Numérique

Ce document décrit de façon plus précise ce que fait le système microprogrammé pour faire une conversion

(question 11)

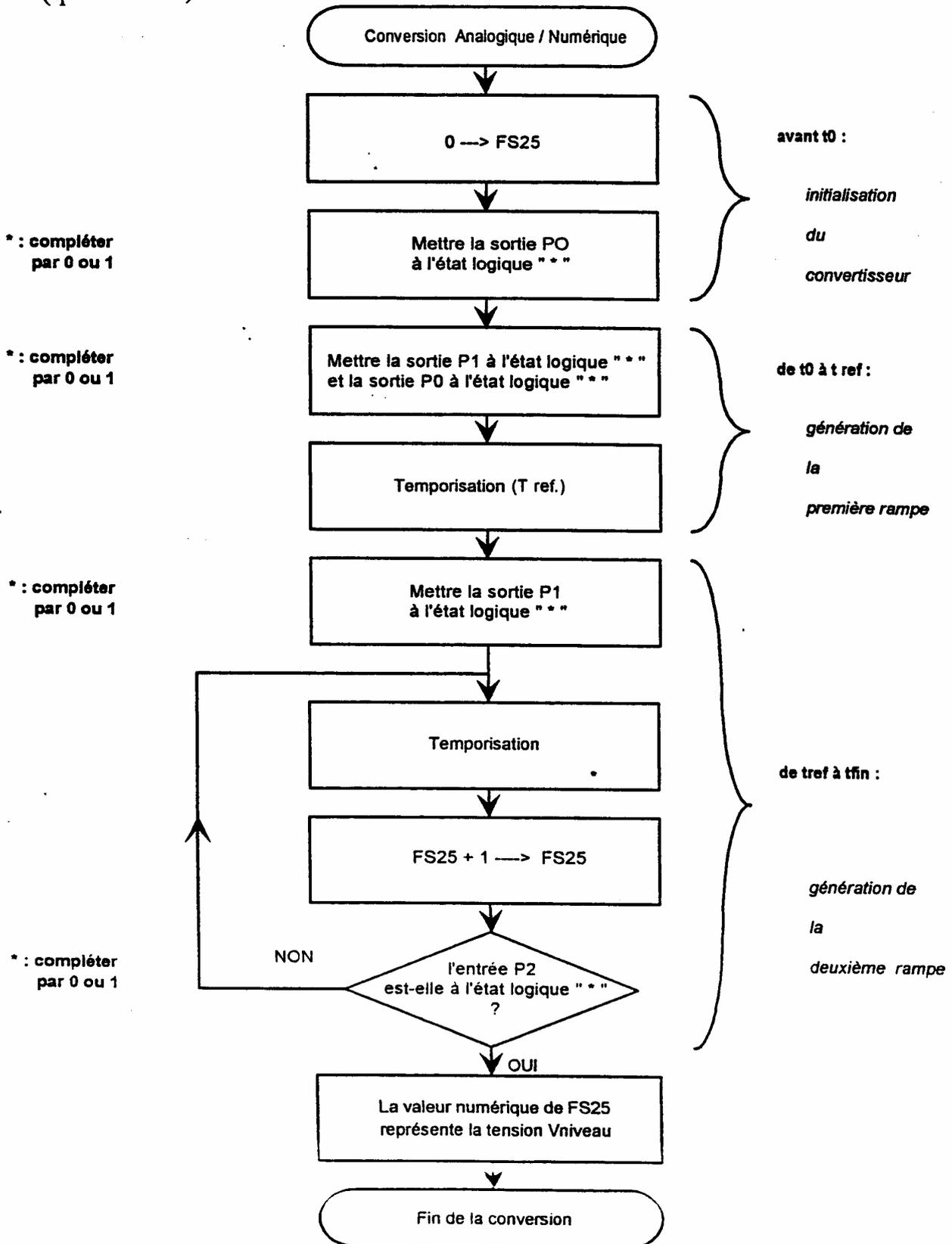


Schéma structurel de FP5 "Détection et affichage des défauts"

(question 13)

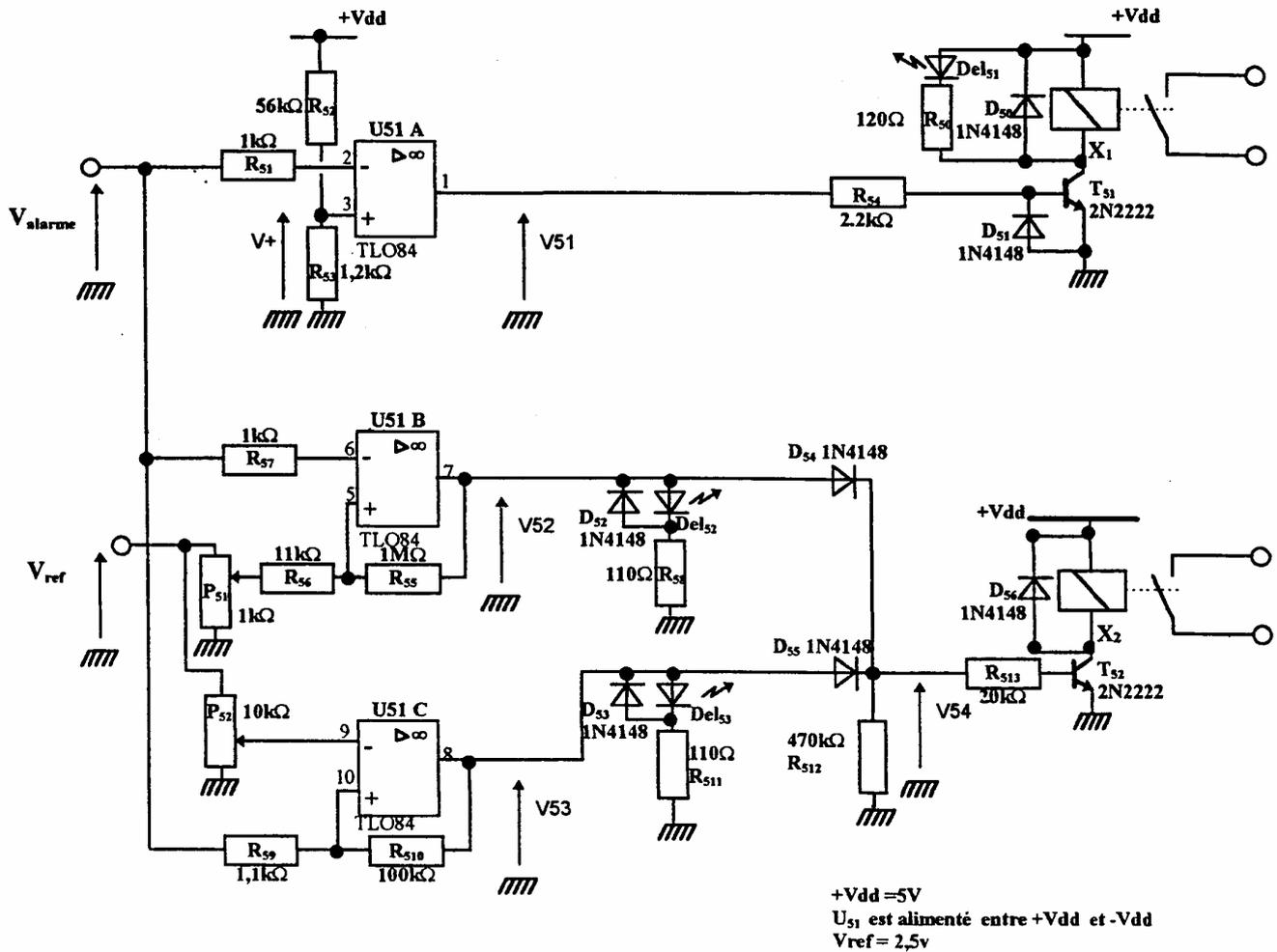


Tableau 1:
 (question 16)

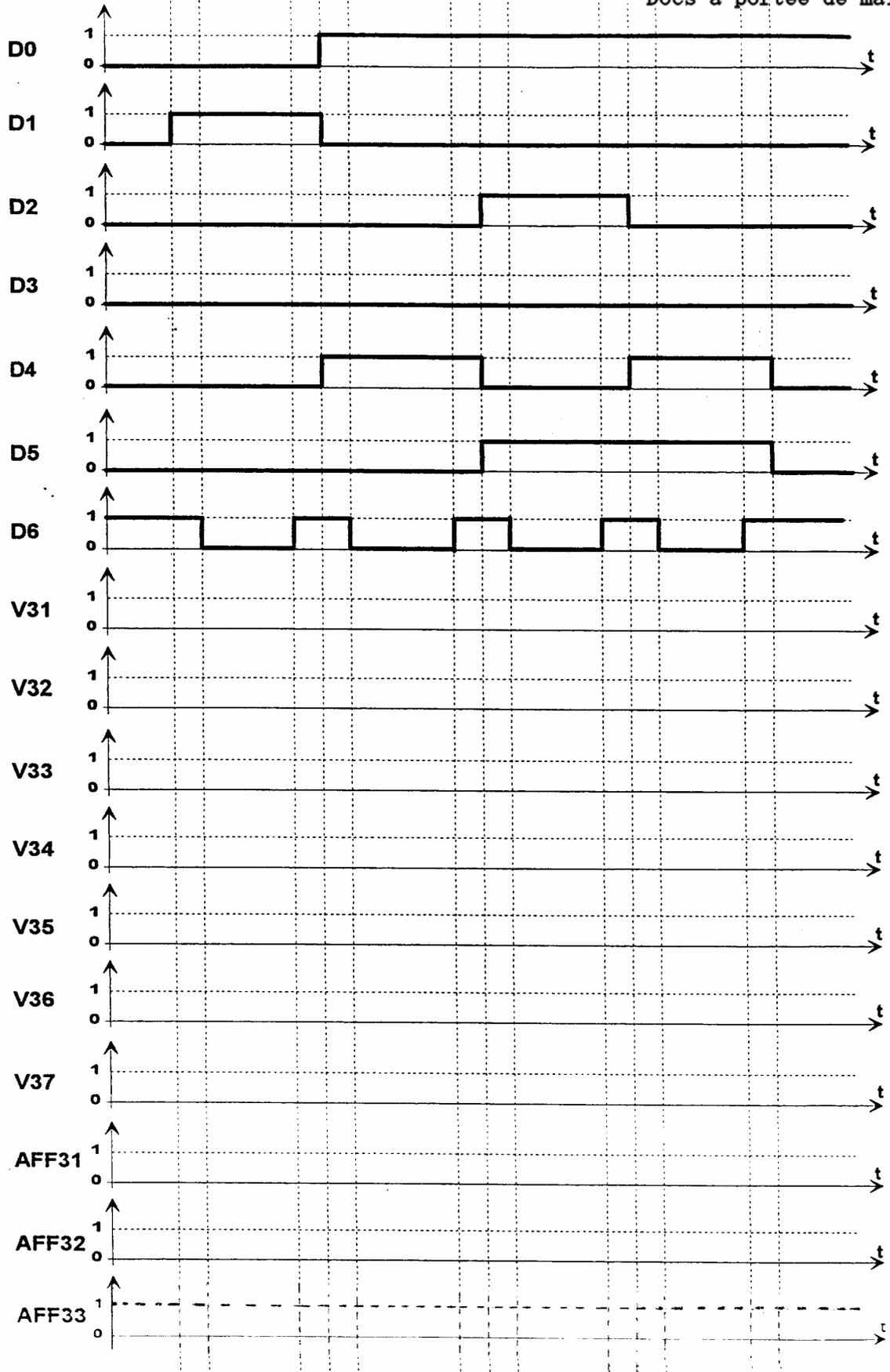
	Mode de fonctionnement (*1)	V ₅₁ (en V)	Etat du transistor T ₅₁	Bobine du relais X ₁ (*2)	Etat de la DEL Del ₅₁ (*3)
V alarme > à V+ de U51a					
V alarme < à V+ de U51a					

Rem : *1 : Normal ou rupture de liaison
 *2 : Excitée ou repos
 *3 : Eteinte ou allumée

Tableau 2 :
 (question 18)

V ₅₂	V ₅₃	Etat Del ₅₂	Etat Del ₅₃	Etat D ₅₄	Etat D ₅₅	V ₅₄ (en V)	Etat T ₅₂	Etat Bobine X2
'0'	'0'							
'0'	'1'							
'1'	'0'							
'1'	'1'							

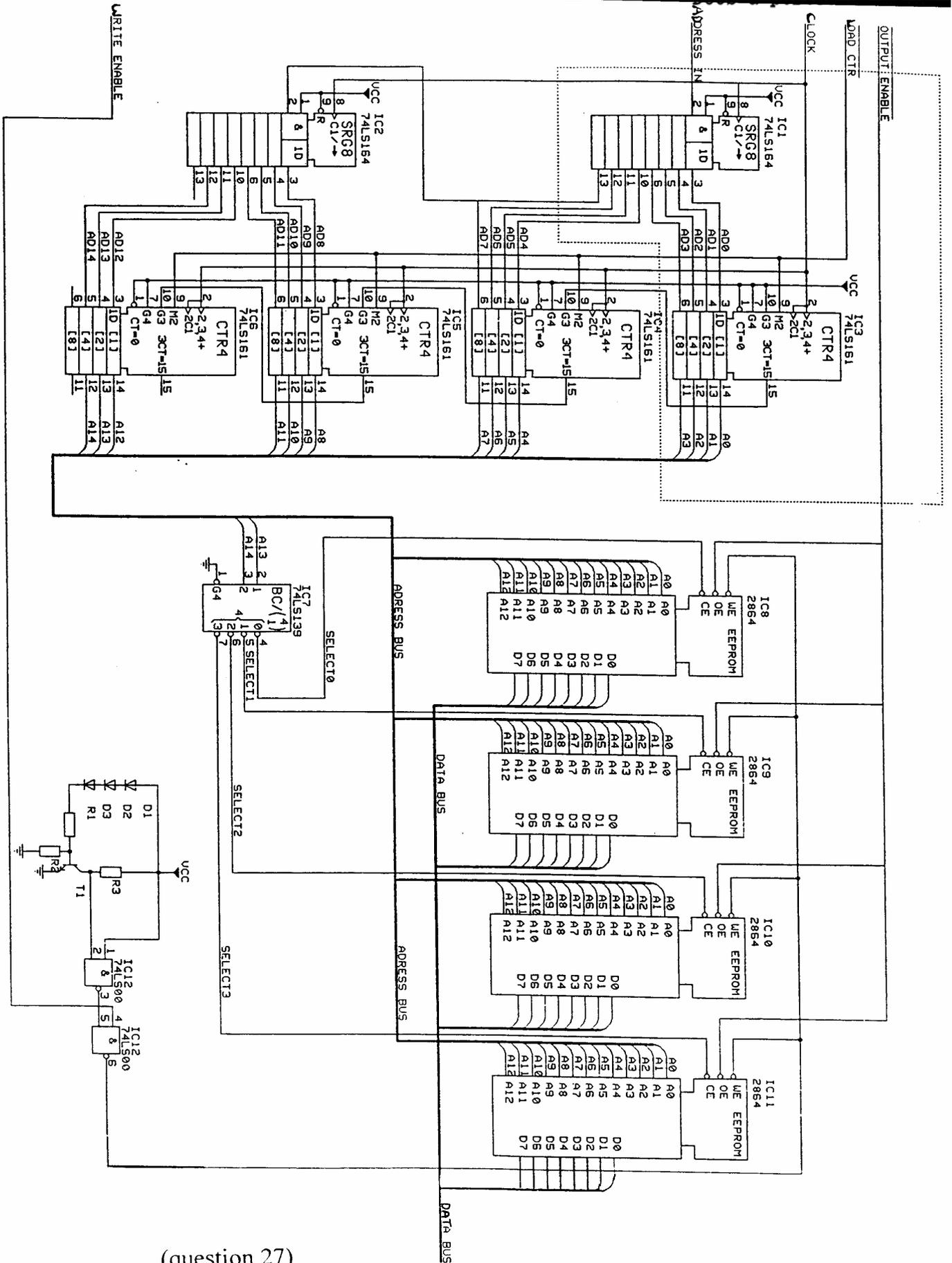
Rem : utiliser P : Passante
 B : Bloqué(e)
 S : Saturé
 E : Excité
 R : Repos



Question 19 :

Question 21 :

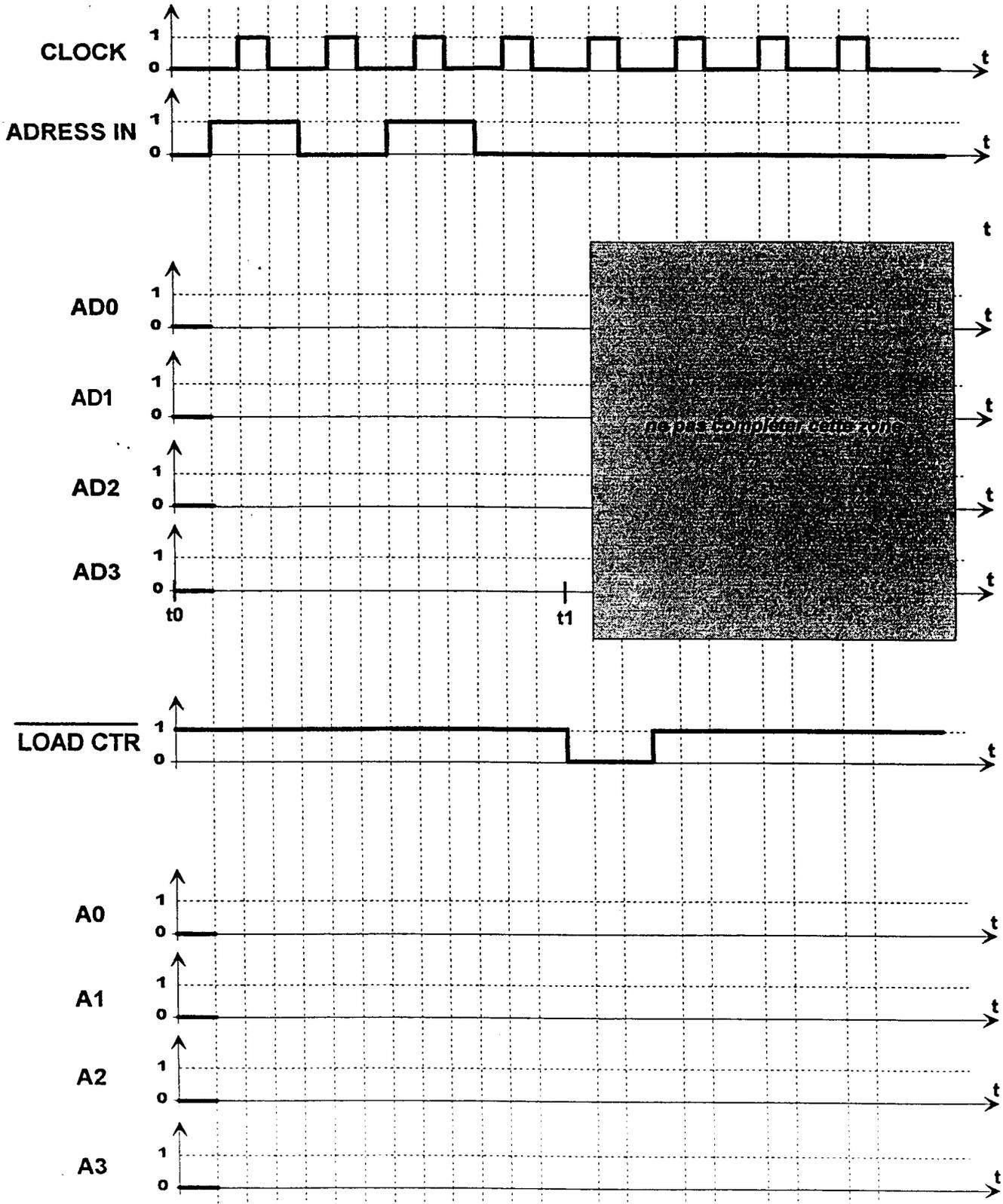
Question 25 :



SCHEMA STRUCTUREL DE FP6

(question 27)

QUESTION 32 :



Remarque : à t_0 $AD_0 = AD_1 = AD_2 = AD_3 = \ll 0 \gg$

Partie grisée : ne pas compléter

ENREGISTREUR HONEYWELL

C / PARTIE ELECTRONIQUE

DOCUMENTS ANNEXES

Ce dossier comprend les documents suivants :

Document du capteur de niveau	C annexe 1
Document de l'enregistreur DPR 100	C annexe 2
Document du circuit intégré LM 336	C annexe 3
Document du circuit intégré DG 212 (DG 211)	C annexe 4
Document du transistor 2N2222	C annexe 5
Document du relais DS2E 5Vcc	C annexe 6
Document du circuit intégré 4556	C annexe 7
Document du circuit intégré 4511	C annexe 8
Document du circuit intégré 74HC175	C annexe 9
Document du circuit intégré 74LS164	C annexe 10
Document du circuit intégré 74LS161	C annexe 11
Document du circuit intégré 2864	C annexe 12
Document du circuit intégré 74LS139	C annexe 13

Document capteur de niveau

GAMMASILOMETER FMG 573 Z
Mise en service

01.11.84.761



FONCTIONNEMENT

Le réservoir à contrôler est irradié par des rayons gamma provenant d'une source radioactive logée dans un conteneur verrouillable (forme ponctuelle).
Suivant la hauteur de remplissage, le rayonnement est plus ou moins amorti.

Le détecteur fixé en face de la source ponctuelle, de l'autre côté de la cuve, reçoit le rayonnement sur le scintillateur en matière synthétique, l'amplifie dans le photomultiplicateur et transmet au GAMMASILOMETER un signal proportionnel au niveau sous forme d'impulsions codées par une liaison 2 fils pouvant atteindre jusqu'à 1 km de longueur. (L'autosurveillance permanente du scintillateur et du photomultiplicateur avec correction automatique en cas d'écart par rapport à la consigne permet l'utilisation d'une source de faible activité).

Le code d'impulsions contient encore d'autres informations par ex. sur les valeurs de référence, la température, la haute tension pour le photomultiplicateur, et permet de ce fait une auto-surveillance permanente du détecteur.

Le GAMMASILOMETER transforme le signal d'impulsions codées reçu en un signal linéarisé proportionnel au niveau, qui est indiqué en 3 digits sur l'affichage LED et est disponible en sortie d'appareil sous forme de signal analogique normalisé 0 ... 10 V ou 2 ... 10 V et 0 ... 20 mA ou 4 ... 20 mA.

Le circuit d'entrée à sécurité intrinsèque est séparé galvaniquement du reste du circuit, ce qui permet de brancher directement sur les sorties des calculateurs de process, des régulateurs, etc....

Outre les signaux analogiques, le GAMMASILOMETER transmet également, par l'intermédiaire d'inverseurs fibres de tout potentiel, des signaux de commutation utilisés pour la signalisation de seuils ou la régulation entre deux points.

Le microprocesseur incorporé permet de mener à bien un certain nombre de tâches:

- compensation automatique de la baisse d'activité des émetteurs gamma utilisés
- linéarisation de la mesure
- mise en garde si l'on approche de valeurs critiques
- indication des paramètres de réglage, valeurs d'étalonnage, température max. atteinte, etc....
- modification des données d'étalonnage uniquement par le biais d'un code chiffré
- et naturellement auto-surveillance de l'ensemble de la source de rayonnement jusqu'au GAMMASILOMETER en passant par le détecteur et les câbles de liaison, avec éclair lumineux dans le scintillateur, contrôle de plausibilité des impulsions, respect des valeurs d'étalonnage et «Watch-dog» pour le microprocesseur lui-même.

CONSTRUCTION

Le détecteur comporte un scintillateur en matière synthétique, un photomultiplicateur et un dispositif de commande pour le détecteur.
Le détecteur est monté dans un tube en acier, qui peut être fixé à l'aide de colliers.

UTILISATION

Mesure continue du niveau sans contact dans des réservoirs statiques ou rotatifs (mélangeurs, réacteurs, trémies, silos, cuves) contenant des solides ou liquides inflammables, toxiques ou agressifs, également dans les milieux explosibles.

Utilisable notamment sur des cuves d'acide, des réservoirs sous pression, des réacteurs, des autoclaves, des lessiveurs, des silos à ciment ou à concassés, des cyclones, des cubilots des fours rotatifs, des agitateurs et des brasseurs étant donné que le capteur n'entre pas en contact avec le produit ni à l'intérieur, ni à l'extérieur du réservoir.

Comme la source radioactive employée - qui n'émet que des rayons gamma - est de faible activité, son utilisation est possible dans l'industrie alimentaire.

En plus de l'affichage de niveau, le GAMMASILOMETER permet une régulation continue, une régulation entre deux points et une signalisation des seuils, et ceci avec une précision obtenue jusqu'ici qu'avec des systèmes en contact avec le milieu.

Ensemble de mesure

Un ensemble de mesure complet comprend :
- un conteneur de source OG à verrouillage manuel, électrique ou pneumatique avec une source radioactive au Cobalt Co 60 ou Césium Cs 137 (émetteur gamma).

- le détecteur DG 57 Z
- une liaison 2 fils vers le détecteur, par exemple une paire d'un câble multiconducteur
- et le GAMMASILOMETER FMG 573 Z, qui peut être monté dans un bac RACKSYST 19".

La source radioactive, le détecteur et le GAMMASILOMETER ont été définis pour un point de mesure particulier afin d'obtenir une précision maximale.

Au GAMMASILOMETER FMG 573 Z avec sorties analogiques et deux contacts de sortie supplémentaires peuvent être raccordés des indicateurs galvanométriques pour affichage à distance de la valeur mesurée, des enregistreurs, des régulateurs pour la commande de process, des dispositifs de signalisation pour le déclenchement de l'alarme aux seuils min. ou max.

Option : raccordement à un ordinateur industriel par l'intermédiaire d'une interface V 24.

Ensemble de mesure

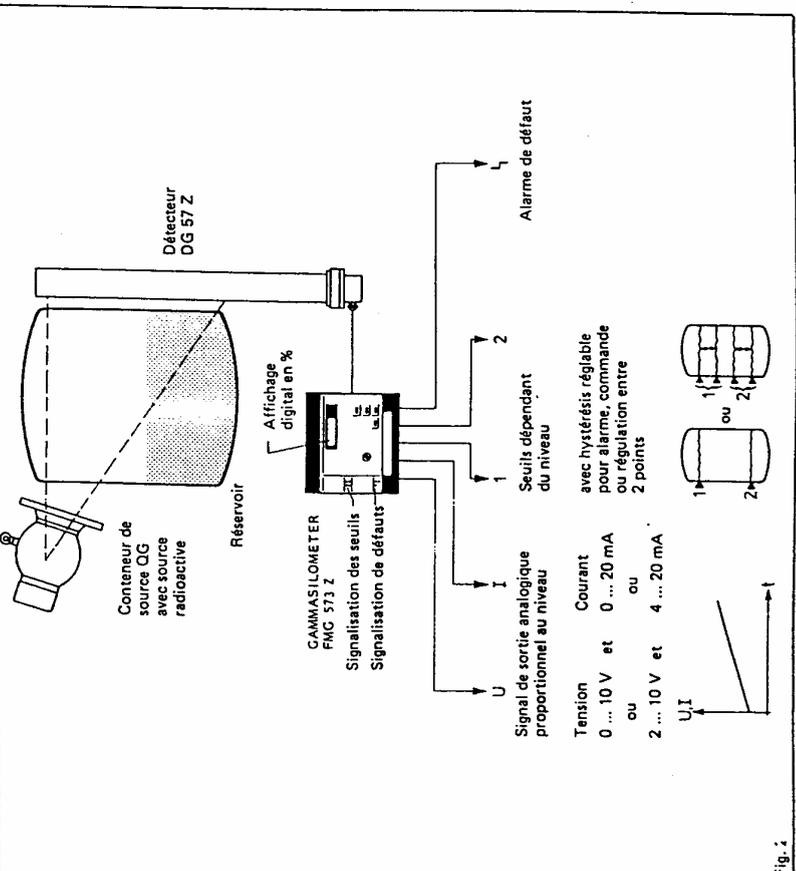


Fig. 1

Schéma synoptique

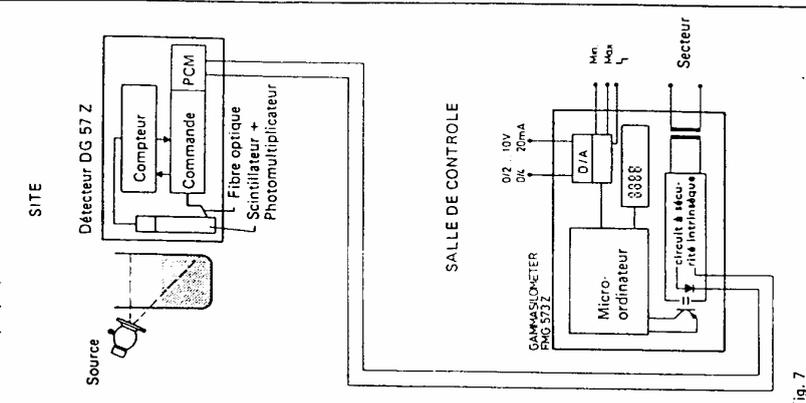


Fig. 7

Le GAMMASILOMETER se compose de l'alimentation, d'un microprocesseur, de la mémoire EPROM, de l'indicateur, d'une unité d'exploitation du signal et d'un circuit d'entrée à sécurité intrinsèque.

Le GAMMASILOMETER est monté dans une cassette 1/3 19". 28 F et 3 U. Tous les éléments de réglage, l'affichage digital, les diodes LED pour la signalisation des seuils et de l'alarme en défaut, ainsi que les broches test pour le signal de sortie en courant continu se trouvent sur la face avant.

Attention :

Tenir compte des conseils pour l'étude d'une mesure continue et de la réglementation relative à l'utilisation de sources radioactives évoquées dans cette brochure.
Pour les installations en zone dangereuse, tenir compte également des certificats d'agrément et des directives anti-déflagrantes.

DOCUMENT ENREGISTREUR

Honeywell

LEADERLINE

DPR 100 C/D PEN AND MULTIPOINT 100 MM DIGITAL RECORDERS

EN 6021 12/93

PRODUCT SPECIFICATION SHEET

DESCRIPTION DU PRODUIT :

Les DPR 100 C et D sont enregistreurs 100 mm les plus fonctionnels du marché aujourd'hui.

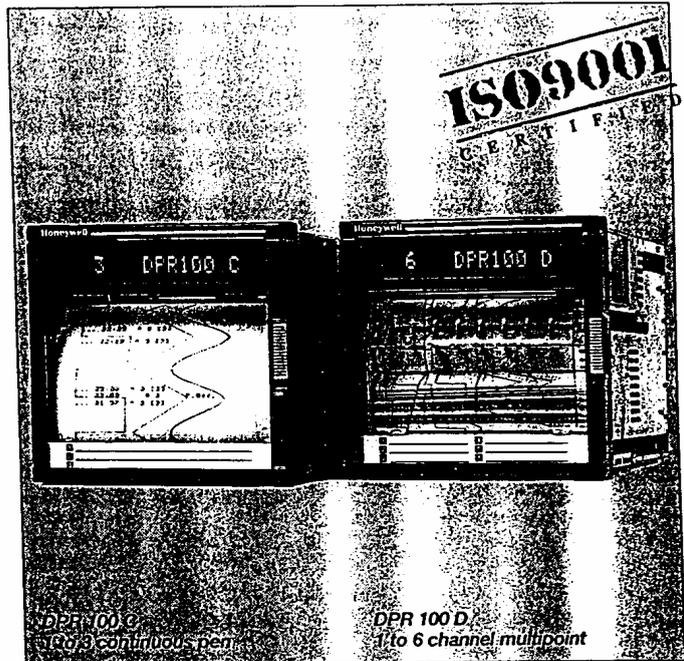
Ils offrent ce qu'il y a de mieux dans l'industrie, avec une documentation complète de processus, quelque soit la vitesse, pour toutes les applications.

Il existe deux modèles :

- DPR100C : 1 à 3 stylo(s)
- DPR100D : 3 ou 6 voies multipoints.

Leurs larges et brillants afficheurs ainsi que leur néon permettent une lecture et une interprétation facile.

Ils sont particulièrement adaptés à l'industrie chimique, pharmaceutique, métallurgique et alimentaire.



DOCUMENT LM336

LM136-2.5/LM236-2.5/LM336-2.5



LM136-2.5/LM236-2.5/LM336-2.5V Reference Diode

Description générale :

Les circuits intégrés LM136-2.5 / LM236-2.5 et LM 336-2.5 sont des tensions de référence précises de 2.5v et de 0.2 ohms d'impédance dynamique à faible coefficient de température. Une troisième broche permet de régler facilement le coefficient de température.

Ce circuit est utilisé pour des voltmètres numériques, alimentations ou amplification d'instrumentation. Il convient pour obtenir une tension précise à partir d'une tension d'alimentation de 5v.

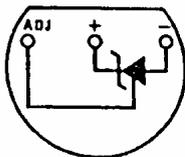
La gamme de température de fonctionnement du LM 136-2.5 est de -55°C à +125°C alors que celle du LM236-2.5 est de -25°C à

+85°C avec un boîtier TO-46. Le LM336-2.5 a une gamme de température de fonctionnement de 0°C à +70°C avec un boîtier en plastique TO-92.

- Faible impédance de sortie.
- Courant de polarisation de 0.4 mA à 10 mA.
- Impédance dynamique de 0.2Ω.
- + ou - 1% de tolérance initiale.
- Stabilité en température.
- Facilement réglable pour diminuer le coefficient de température.
- Trois boîtiers différents.

Connection Diagrams

TO-92 Plastic Package

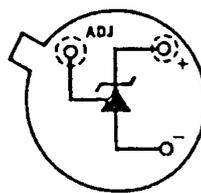


TL/H/5715-8

Bottom View

Order Number LM336Z-2.5
 or LM336BZ-2.5
 See NS Package Number Z03A

TO-46 Metal Can Package

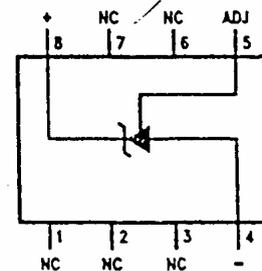


TL/H/5715-20

Bottom View

Order Number LM136H-2.5,
 LM236H-2.5, LM336H-2.5,
 LM136AH-2.5 or LM236AH-2.5
 See NS Package Number H03H

SO Package



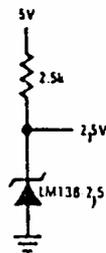
TL/H/5715-12

Top View

Order Number LM336M-2.5
 or LM336BM-2.5
 See NS Package Number M08A

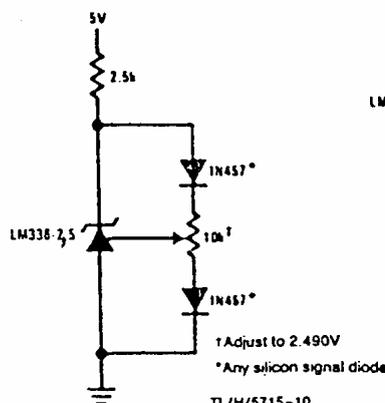
Typical Applications

2,5V Reference



TL/H/5715-9

2,5V Reference with Minimum Temperature Coefficient

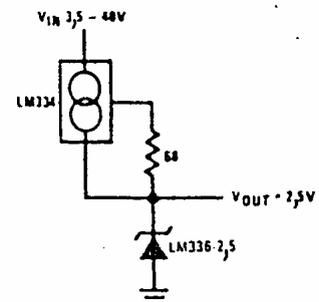


*Adjust to 2.490V

*Any silicon signal diode

TL/H/5715-10

Wide Input Range Reference



TL/H/5715-11

DOCUMENTATION DG211 / DG212

DG211/DG212

ABSOLUTE MAXIMUM RATINGS

V+ to V-	40 V	Storage Temperature	-65 to 125°C
V _{IN} to Ground	V-, V+	Operating Temperature	0 to 70°C
V _L to Ground	-0.3 V, 25 V	Power Dissipation (Package)	470 mW
V _S or V _D to V+	0, -40 V	16 Pin Plastic DIP**	
V _S or V _D to V-	0, 40 V		
V+ to Ground	-25 V	*Device mounted with all leads soldered or welded to PC board.	
V- to Ground	25 V	**Derate 6.5 mW/°C above 25°C	
Current, Any Terminal Except S or D	30 mA		
Continuous Current, S or D	20 mA		
Peak Current, S or D	(Pulsed at 1 msec, 10% duty cycle max)		

ELECTRICAL CHARACTERISTICS¹

PARAMETER	SYMBOL	TEST CONDITIONS UNLESS OTHERWISE NOTED: V _I = 15 V, GND = 0	LIMITS		UNIT
			MIN ²	MAX	
Analog Signal Range	VANALOG		-15	15	V
Drain-Source ON Resistance	r _{DS (on)}	V _D = 10 V, V _{IN} = 3.8 V, I _S = 1 mA		115	Ω
Source OFF Leakage Current	I _{S (off)}	V _S = 14 V, V _D = 14 V	-5.0	0.01	μA
Drain OFF Leakage Current	I _{D (off)}	V _D = 14 V, V _S = 14 V	-5.0	0.01	μA
Drain ON Leakage Current ⁴	I _{D (on)}	V _S = V _D = 14 V, V _{IN} = 0.8 V, DG211 V _{IN} = 2.4 V, DG212	5.0	0.1	μA
Input Current With Input Voltage High	I _{INH}	V _{IN} = 2.4 V	-1.0	0.003	μA
Input Current With Input Voltage Low	I _{INL}	V _{IN} = 15 V	-1.0	0.0004	μA
Turn-ON Time	t _{on}	See Switching Time Test Circuit		460	ns
Turn-OFF Time	t _{off1} t _{off2}	V _S = 2 V, R _L = 1 kΩ, C _L = 35 pF		360	ns
Source OFF Capacitance	C _{S (off)}	V _S = 0 V, V _{IN} = 5 V, f = 1 MHz		450	pF
Drain OFF Capacitance	C _{D (off)}	V _D = 0 V, V _{IN} = 5 V, f = 1 MHz		5	pF
Channel ON Capacitance	C _{D (S (on))}	V _D = 0 V, V _{IN} = 0 V, f = 1 MHz		16	pF
OFF Isolation ⁵	CI _{RR}	V _{IN} = 5 V, R _L = 1 kΩ, C _L = 15 pF		70	dB
Crosstalk (Channel to Channel)	CCRR	V _S = 1 VRMS, f = 100 kHz		90	dB
Positive Supply Current	I _I	V _{IN} = 0 and 2.4 V		0.35	mA
Negative Supply Current	I _I			0.30	mA
Logic Supply Current	I _L			0.5	mA

- NOTES:
 1. Refer to PROCESS OPTION FLOWCHART for additional information.
 2. The algebraic convention whereby the most negative value is a minimum, and the most positive is a maximum, is used in this data sheet.
 3. Typical values are for DESIGN AID ONLY, not guaranteed nor subject to production testing.
 4. I_{D(on)} is leakage from driver into "ON" switch.
 5. OFF Isolation = 20 log $\frac{V_S}{V_D}$. V_S = Input to OFF switch, V_D = output.

B Siliconix
DG211 / DG212
Low Cost 4-Channel Monolithic
PST CMOS Analog Switches

DG 211 / DG 212
 QUADRUPLE INTERRUPTEUR STATIQUE ANALOGIQUE CMOS FAIBLE COUT

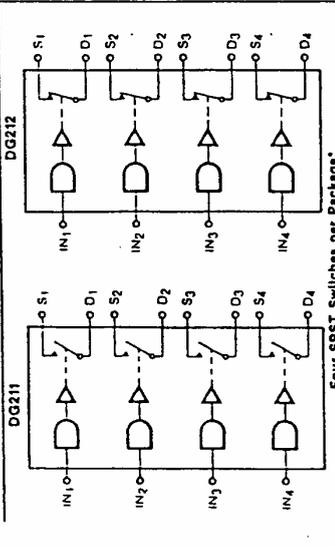
- Commute des signaux analogiques.
- Compatible TTL.
- Les entrées logiques acceptent des tensions négatives.
- Ron inférieure à 175Ω.
- Consommation réduite.
- Peut être commandé directement par des comparateurs ou A.L.I.

DESCRIPTION :

DG 211 et DG 212 sont des interrupteurs statiques pour usage général, commutation en communication, instrumentation, contrôle de processus. Ils ont des possibilités de courant bidirectionnel (sans tension d'offset), des tensions de 30V c. à c. Les DG211 et DG212 diffèrent seulement par leur logique de contrôle comme le montre la table ci-dessous.

PIN CONFIGURATION

FUNCTIONAL BLOCK DIAGRAM



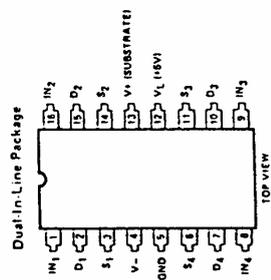
Four SPST Switches per Package*

Truth Table

Logic	DG212	DG211
ON	X	X
OFF	X	X

Logic "0" = 0.8 V (ON) ; inter fermé
 Logic "1" = 2.4 V (OFF) ; inter ouvert

Order Number:
 DG211CJ or DG212CJ
 See Package 8

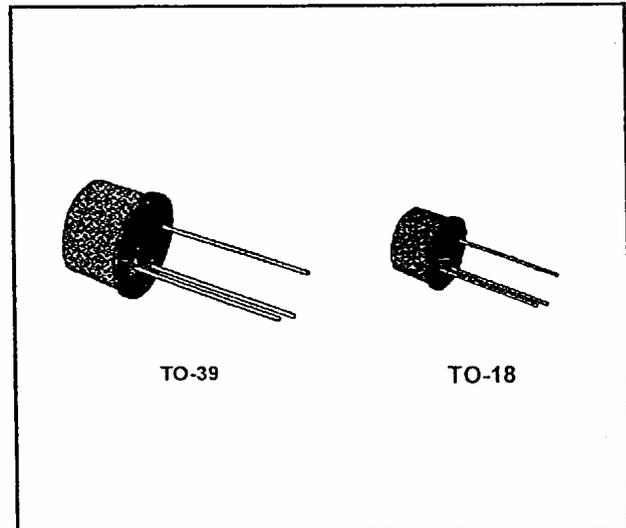


HIGH-SPEED SWITCHES

DESCRIPTION

The 2N2218, 2N2219, 2N2221 and 2N2222 are silicon planar epitaxial NPN transistors in Jedec TO-39 (for 2N2218 and 2N2219) and in Jedec TO-18 (for 2N2221 and 2N2222) metal cases. They are designed for high-speed switching applications at collector currents up to 500 mA, and feature useful current gain over a wide range of collector current, low leakage currents and low saturation voltages.

 2N2218/2N2219 approved to CECC 50002-100, 2N2221/2N2222 approved to CECC 50002-101 available on request.



THERMAL DATA

			2N2218 2N2219	2N2221 2N2222
R _{th j-case}	Thermal Resistance Junction-case	Max	50 °C/W	83.3 °C/W
R _{th j-amb}	Thermal Resistance Junction-ambient	Max	187.5 °C/W	300 °C/W

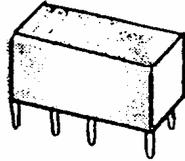
ELECTRICAL CHARACTERISTICS (T_{amb} = 25 °C unless otherwise specified)

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
V _{(BR) CBO}	Collector-base Breakdown Voltage (I _E = 0)	I _C = 10 μA	60			V
V _{(BR) CEO*}	Collector-emitter Breakdown Voltage (I _B = 0)	I _C = 10 mA	30			V
V _{(BR) EBO}	Emitter-base Breakdown Voltage (I _C = 0)	I _E = 10 μA	3			V
V _{CE (sat)*}	Collector-emitter Saturation	I _C = 150 mA I _B = 15 mA			0.4	V
h _{FE*}	DC Current Gain	for 2N2218 and 2N2221 I _C = 150 mA V _{CE} = 10 V for 2N2219 and 2N2222 I _C = 150 mA V _{CE} = 10 V	40 100		120 300	
f _T	Transition Frequency	I _C = 20 mA f = 100 MHz V _{CE} = 20 V	250			MHz
C _{CBO}	Collector-base Capacitance	I _E = 0 f = 100 kHz V _{CB} = 10 V			8	pF
R _{e(hie)}	Real Part of Input Impedance	I _C = 20 mA f = 300 MHz V _{CE} = 20 V			60	Ω

* Pulsed : pulse duration = 300 μs, duty cycle = 1 %.

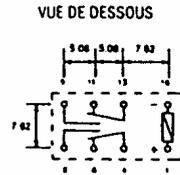
DOCUMENTATION RELAIS

Subminiature – Série DS2E



L = 20 ; l = 9.9 ; H = 9.3

SDS/MATSUSHITA



Doté de plusieurs caractéristiques uniques, ce relais est capable de répondre à des normes très exigeantes. L'utilisation de contacts flexibles de décollage permet la commutation fiable de niveaux de puissance aussi bas que 100 pico Watts jusqu'à 250VA.

Scellé conformément aux normes **IP67**, ce relais contient aussi un "réducteur" magnétique assurant une faible résistance de contact pendant toute sa durée de vie. Les caractéristiques de haute fréquence offrent des pertes d'insertion inférieures à 0,1dB à 100MHz. La puissance d'attraction de la bobine est de 98mW. Certifié **UL**. Broches DIL sur grille de 2,54mm.

La polarité correcte des bobines doit être respectée.

Configuration des contacts	Contacts jumelés DPCO
Pouvoir de coupure	1A @ 250V c.a., 3A @ 30V c.c.
Puissance max.	90W/250VA
Matière de contact	Argent plaqué or
Thermotension	Inférieure à 40µV (20°C/30mn)
Consommation bobine	200mW
Fonctionnement/Déclenchement	3ms/2ms
Domaine de fonctionnement bobine	65 à 140% @ 40°C
Domaine de températures	-55 à +100°C

BOBINE		Code Commande	Prix Unitaire/Qté				
Volts	Ω		1+	25+	50+	100+	500+
DPCO - Série DS2E							
5V c.c.	125	177-255	54,00	43,22	39,30	35,97	33,22
12V c.c.	720	177-256	54,00	43,22	39,30	35,97	33,22
24V c.c.	2880	177-257	54,00	43,22	39,30	35,97	33,22

double décodeur/démultiplexeur 1 parmi 4 (sortie basse)



HEF 4556B

Novembre 1981

Le circuit intégré HEF 4556B se compose de deux décodeurs/démultiplexeurs 1 parmi 4, comprenant chacun deux entrées d'adresse (A_0 et A_1), une entrée de validation active à l'état BAS (\bar{E}) et quatre sorties mutuellement exclusives, actives à l'état BAS (\bar{O}_0 à \bar{O}_3). En mode décodeur, lorsque \bar{E} est à l'état HAUT, \bar{O}_0 à \bar{O}_3 sont à l'état HAUT. En mode démultiplexeur, la sortie est sélectionnée en fonction des informations présentes sur A_0 et A_1 avec \bar{E} faisant fonction d'entrée de donnée. Toutes les sorties non sélectionnées sont à l'état HAUT.

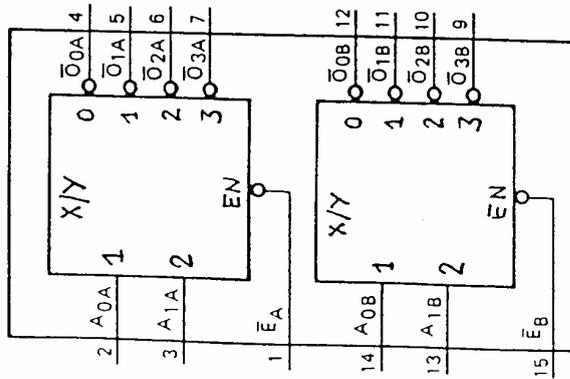


Fig. 1 Schéma fonctionnel.

BROCHAGE

- \bar{E} entrées de validation (actives à l'état BAS)
- A_0 et A_1 entrées d'adresse
- \bar{O}_0 à \bar{O}_3 sorties (actives à l'état BAS)

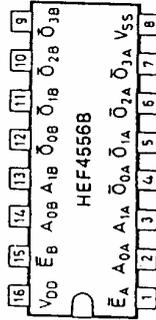


Fig. 2 Brochage.

- HEF 4556BP: plastique, DIL 16 broches (SOT-38Z)
- HEF 4556BD: céramique, DIL 16 broches (SOT-74)
- HEF 4556BT: plastique, boîtier plat 16 broches (SO-16; SOT-109A)



HEF 4556B - Page 2

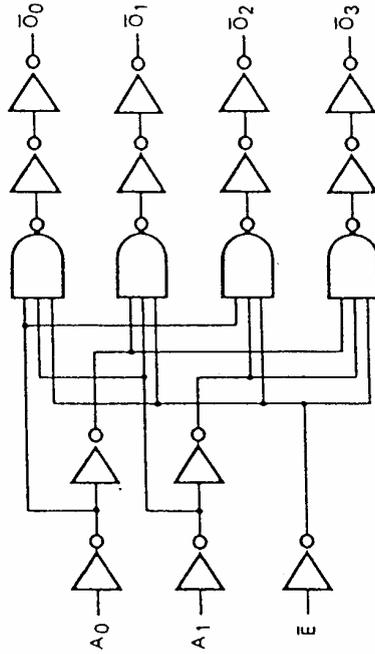


Fig. 3 Schéma logique (un décodeur/multiplexeur).

TABLE DE VERITE

entrées		sorties			
\bar{E}	A1	\bar{O}_0	\bar{O}_1	\bar{O}_2	\bar{O}_3
L	L	L	H	H	H
L	H	H	L	H	H
L	L	H	H	L	H
L	H	H	H	H	L
H	X	X	X	X	X

- H = état HAUT (tension la plus positive)
- L = état BAS (tension la moins positive)
- X = état indifférent

decodeur driver à mémoire
 BCD - 7 segments



Janvier 1984

Le circuit intégré HEF 4511B est un décodeur driver avec verrous BCD-7 segments comprenant quatre entrées d'adresse (DA à DD), une entrée de validation de verrou (EL) active à l'état BAS, une entrée d'effacement en cascade (BI) active à l'état BAS, une entrée de test des segments (LT) active à l'état BAS et sept sorties de segments avec transistor bipolaire n-p-n (Oa à Og) activés à l'état HAUT.

Quand EL est à l'état BAS, l'état des sorties (Oa à Og) est déterminé par les données présentes sur DA à DD. Lorsque EL passe à l'état HAUT, les dernières données présentes sur DA à DD sont stockées dans les verrous et les sorties de segments restent stables. Quand LT est à l'état BAS, toutes les sorties sont à l'état HAUT quel que soit l'état des autres entrées. Quand LT est à l'état HAUT, la présence d'un niveau BAS en BI force toutes les sorties à l'état BAS. Les entrées LT et BI n'ont aucun effet sur la logique de verrouillage.

TABLE DE FONCTION

entrées				sorties							affichage			
EL	BI	LT	DD	DC	DB	DA	Oa	Ob	Oc	Od		Oe	Of	Og
X	X	L	X	X	X	X	H	H	H	H	H	H	H	8
X	L	H	X	X	X	L	H	L	H	L	H	L	L	blanc
L	H	H	L	L	L	L	L	L	L	L	L	L	L	0
L	H	H	L	L	L	L	L	L	L	L	L	L	L	1
L	H	H	L	L	L	L	L	L	L	L	L	L	L	2
L	H	H	L	L	L	L	L	L	L	L	L	L	L	3
L	H	H	L	L	L	L	L	L	L	L	L	L	L	4
L	H	H	L	L	L	L	L	L	L	L	L	L	L	5
L	H	H	L	L	L	L	L	L	L	L	L	L	L	6
L	H	H	L	L	L	L	L	L	L	L	L	L	L	7
L	H	H	L	L	L	L	L	L	L	L	L	L	L	8
L	H	H	L	L	L	L	L	L	L	L	L	L	L	9
L	H	H	L	L	L	L	L	L	L	L	L	L	L	blanc
L	H	H	L	L	L	L	L	L	L	L	L	L	L	blanc
L	H	H	L	L	L	L	L	L	L	L	L	L	L	blanc
L	H	H	L	L	L	L	L	L	L	L	L	L	L	blanc
L	H	H	L	L	L	L	L	L	L	L	L	L	L	blanc
H	H	H	X	X	X	X	X	X	X	X	X	X	X	.

H = état HAUT (tension la plus positive)
 L = état BAS (tension la moins positive)
 X = état indifférent

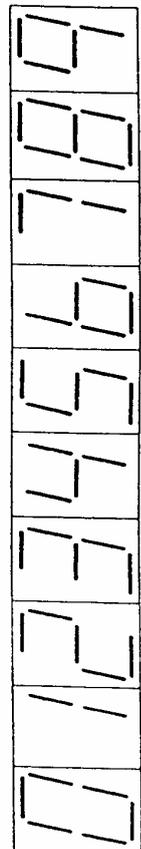


Fig. 7 Affichage.

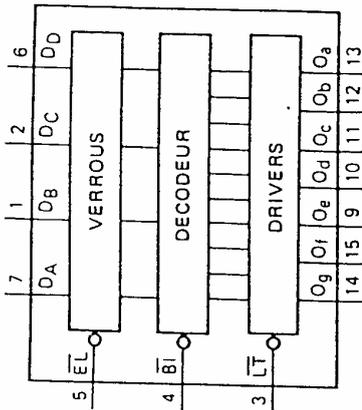


Fig. 1 Schéma fonctionnel.

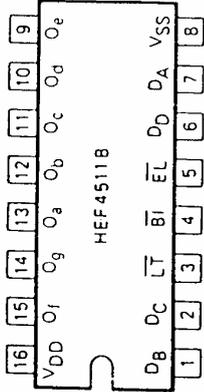


Fig. 2 Brochage.

BROCHAGE

DA à DD entrées d'adresse (données)
 EL entrée de validation des verrous (active à l'état BAS)
 BI entrée d'effacement en cascade (active à l'état BAS)
 LT entrée de test des segments (active à l'état BAS)
 Oa à Og sorties

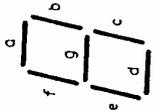


Fig. 4 Désignation des segments.

EXEMPLES D'APPLICATION

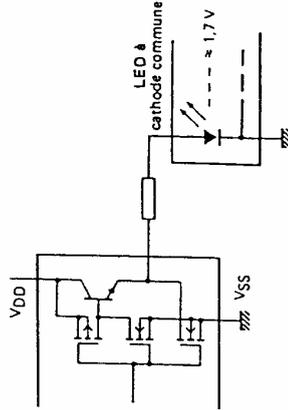


Fig. 9 Connexion à un afficheur à cathode commune.

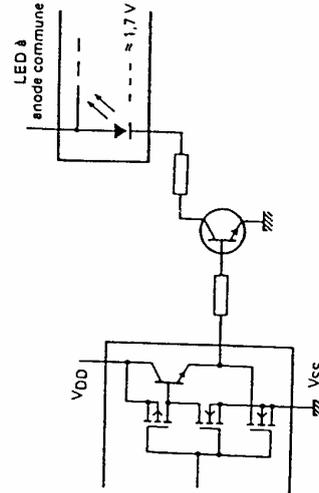


Fig. 10 Connexion à un afficheur LED à anode commune.

DOCUMENTATION 74HC157

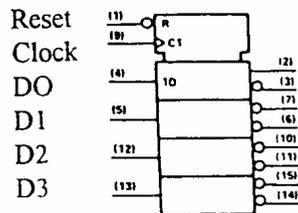
**MOTOROLA
SEMICONDUCTOR
TECHNICAL DATA**

**QUADRUPLE BASCULE D AVEC HORLOGE
ET R.A.Z. COMMUNE
Technologie CMOS Haute Performance**

Le circuit MC54/74HC175 est compatible broche à broche avec le circuit 74LS175. Les entrées de ce circuit sont compatibles avec le standard des sorties CMOS ; avec une résistance de tirage elles sont compatibles avec les sorties TTL LS.

Ce circuit contient quatre bascules D avec horloge et remise à zéro commune. L'entrée Reset est asynchrone et est active à l'état bas. L'information de l'entrée D est transférée sur la sortie Q correspondante sur le front montant de l'entrée d'horloge.

- peut commander 10 entrées TTL LS.
- sortie interfaçable avec la CMOS, NMOS et TTL.
- Tension d'alimentation de 2 à 6 v.
- faible courant d'entrée : 1 micro A.
- haute immunité au bruit caractérisant les circuits CMOS.
- Complexité : 166 transistors FET ou 41.5 opérateurs.



MC54/74HC175



**J SUFFIX
CERAMIC
CASE 620-09**



**N SUFFIX
PLASTIC
CASE 648-06**



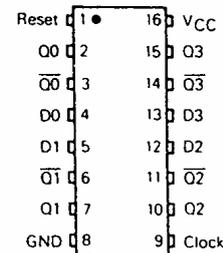
**D SUFFIX
SOIC
CASE 751B-03**

ORDERING INFORMATION

MC74HCXXXN	Plastic
MC54HCXXXJ	Ceramic
MC74HCXXXD	SOIC

T_A = -55° to 125°C for all packages.
Dimensions in Chapter 7.

PIN ASSIGNMENT



FUNCTION TABLE

Inputs		Outputs	
Reset	Clock	Q	\bar{Q}
L	X	X	L H
H		H	H L
H		L	L H
H	L	X	no change

SHIFT REGISTERS

54/74164, LS164

8-Bit Serial-In Parallel-Out Shift Register

REGISTRE A DECALAGE

- * Entrée de donnée série.
- * Fréquence de décalage de 35 Mhz.
- * Master Reset asynchrone.
- * Entrée d'horloge et de donnée buferisée.

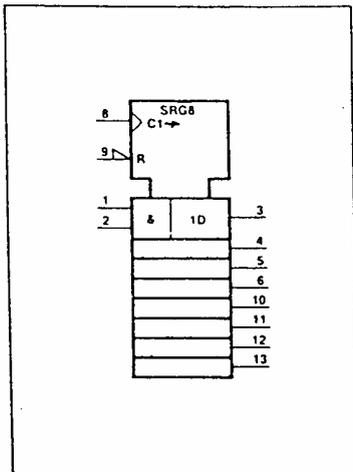
Le 74LS164 est un registre à décalage 8 bits, à entrée série et sortie parallèle. Les données séries entrent via un NON ET à deux entrées sur le front montant de l'horloge. Le circuit a une entrée Master Reset qui met à zéro le registre indépendamment de l' horloge.

MODE SELECT—TRUTH TABLE

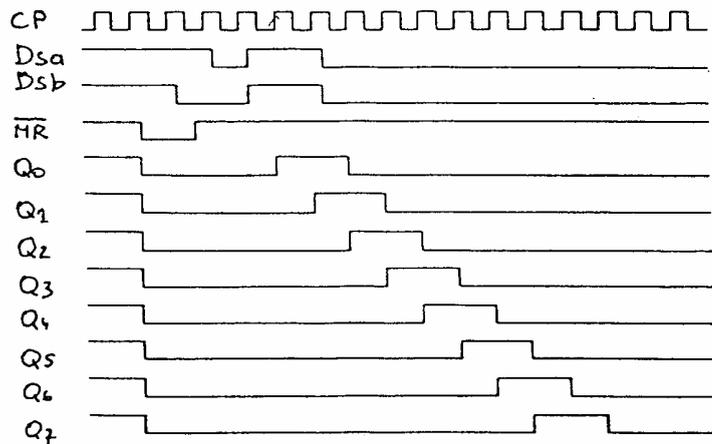
OPERATING MODE	INPUTS				OUTPUTS			
	MR	CP	D _{sa}	D _{sb}	Q ₀	Q ₁	—	Q ₇
Reset (Clear)	L	X	X	X	L	L	—	L
Shift	H	l	l	l	L	q ₀	—	q ₆
	H	l	l	h	L	q ₀	—	q ₆
	H	l	h	l	L	q ₀	—	q ₆
	H	l	h	h	H	q ₀	—	q ₆

- H = HIGH voltage level.
- h = HIGH voltage level one setup time prior to the LOW-to-HIGH Clock transition.
- L = LOW voltage level.
- l = LOW voltage level one setup time prior to the LOW-to-HIGH Clock transition.
- q = Lower case letters indicate the state of the referenced input (or output) one setup time prior to the LOW-to-HIGH Clock transition.
- X = Don't care.
- l = LOW-to-HIGH Clock transition.

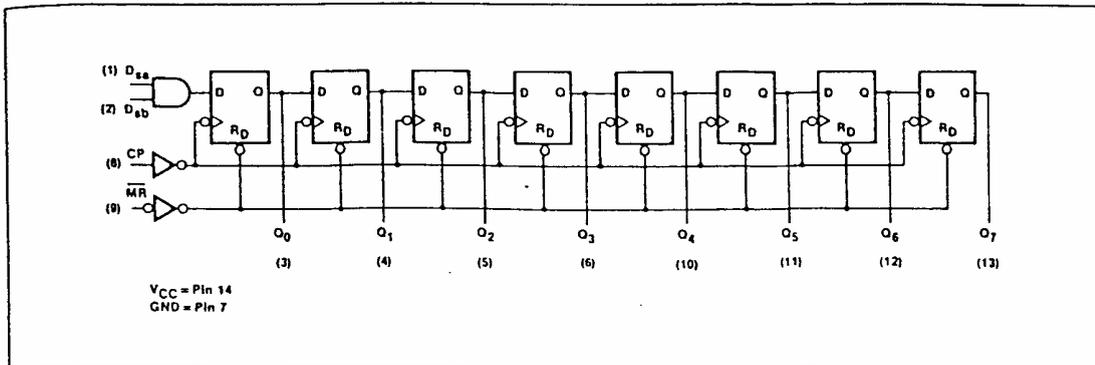
LOGIC SYMBOL (IEEE/IEC)



TIMING DIAGRAM



LOGIC DIAGRAM



COUNTERS

74LS161

COMPTEUR

- Comptage et initialisation synchrone
- Deux entrées de validation de comptage
- horloge active sur front montant
- Remise à zéro asynchrone ('160 et '161)
- Hystérésis sur l'entrée d'horloge (LS seulement)

DESCRIPTION :

Décade prépositionnable synchrone ('160 et '162) et compteur quatre bits ('161 et '163) peuvent être utilisés pour du comptage rapide.

Les sorties du compteur peuvent être prépositionnées à l'état haut ou l'état bas. Un état bas sur l'entrée PE/ (parallel enable) désactive l'action du compteur et mémorise dans celui-ci les données présentes sur les entrées D0 à D3 sur le front montant de l'horloge CP quelque soit l'état de CEP et CET.

Un état bas sur l'entrée MR/ positionne les sorties du '160 et '161 à l'état bas quelque soit l'état des autres entrées.

La sortie CT simplifie la mise en cascade des compteurs (voir fig. b).

TYPE	TYPICAL f _{MAX}	TYPICAL SUPPLY CURRENT (Total)
74160-74163	32MHz	61mA
74LS160A-74LS163A	32MHz	19mA

ORDERING CODE

PACKAGES	COMMERCIAL RANGES	MILITARY RANGES
	V _{CC} = 5V ± 5%; T _A = 0°C to +70°C	V _{CC} = 5V ± 10%; T _A = -55°C to +125°C
Plastic DIP	N74160N • N74LS160AN N74161N • N74LS161AN N74LS162AN N74163N • N74LS163AN	
Plastic SO	N74LS161AD • N74LS163AD	
Ceramic DIP		S54160F • S54LS160AF S54161F • S54LS161AF S54LS162AF S54163F • S54LS163AF
Flatpack		S54160W • S54LS160AW S54161W • S54LS161AW S54LS162AW S54163W • S54LS163AW
LLCC		S54LS161AG • S54LS163AG

INPUT AND OUTPUT LOADING AND FAN-OUT TABLE

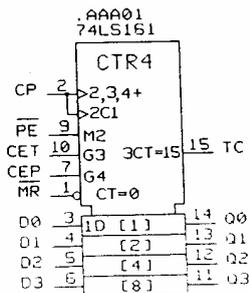
PINS	DESCRIPTION	54/74	54/74LS
CP, CET	Inputs	2uI	2LSuI
D, CEP	Inputs	1uI	1LSuI
PE	Input	1uI	2LSuI
All	Outputs	10uI	10LSuI
MR	Input ('160, '161)	1uI	1LSuI
MR	Input ('162, '163)	1uI	2LSuI

MODE SELECT—FUNCTION TABLE, '160, '161

OPERATING MODE	INPUTS						OUTPUTS		
	MR	CP	CEP	CET	PE	D _n	Q _n	TC	
Reset (Clear)	L	X	X	X	X	X	L	L	
Parallel Load	H	↑	X	X	L	L	L	L	
	H	↑	X	X	L	h	H	(a)	
Count	H	↑	h	h	h ^(c)	X	count	(a)	
Hold (do nothing)	H	X	(b)	X	h ^(c)	X	q _n	(a)	
	H	X	X	(b)	h ^(c)	X	q _n	L	

H = HIGH voltage level steady state.
L = LOW voltage level steady state.
h = HIGH voltage level one setup time prior to the LOW-to-HIGH clock transition.
l = LOW voltage level one setup time prior to the LOW-to-HIGH clock transition.
X = Don't care.
q = Lower case letters indicate the state of the referenced output prior to the LOW-to-HIGH clock transition.
↑ = LOW-to-HIGH clock transition.

NOTES
(a) The TC output is HIGH when CET is HIGH and the counter is at Terminal Count (HHHH for '161 and HLLH for '160).
(b) The HIGH-to-LOW transition of CEP or CET on the 5474161 and 5474160 should only occur while CP is HIGH for conventional operation.
(c) The LOW-to-HIGH transition of PE on the 5474161 and 5474160 should only occur while CP is HIGH for conventional operation.





2864

64K (8Kx8) PROM EFFACABLE ELECTRIQUEMENT

- Tension unique de 5 volts.
- Interfaçage simple pour microprocesseur.
- Temps d'accès rapide en lecture.
- Boîtier compatible avec les EPROM.
- 10 ans de rétention.

The Intel 2864A is a 5 Volt only 8K × 8 E²PROM, providing 65,536 bits of completely Non-Volatile storage. A high degree of integration promotes low hardware and software overhead, and ease of use for the designer. Fast read access time makes the 2864A compatible with high performance microprocessor applications.

Writing to the Intel 2864A is as easy as writing to a byte-wide static RAM. Standard microprocessor write control signals can be used. Address and data are latched by the \overline{WE} pulse or \overline{CE} pulse during a write cycle. Once a write operation is started, on-chip circuitry automatically erases the storage location before writing the data. All write operation timing is done on-chip, freeing the system bus for other tasks during the write period.

The Intel 2864A page mode feature allows programming of up to 16 bytes with a single write cycle, significantly improving write time over previous E²PROMs. DATA Polling is used to determine when the write operation is complete. DATA Polling is a software technique that does not require any additional hardware to detect the end of a write cycle.

The Intel 2864A is fully socket compatible with the 2817A. See Figures 1, 2, and 3 for the 2864A block diagram, pinout, and simple feature interface requirements.

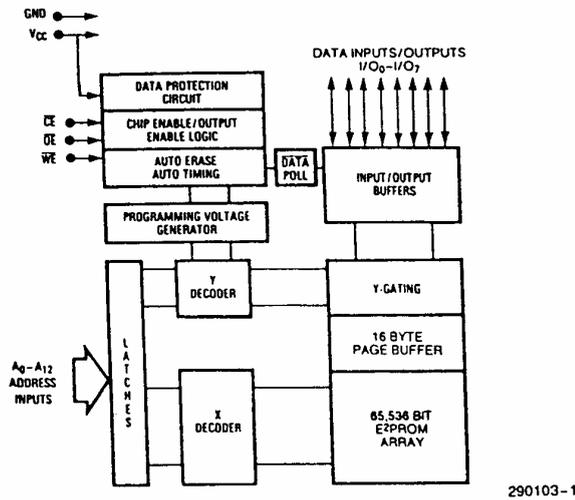


Figure 1. 2864A Functional Block Diagram

Intel Corporation assumes no responsibility for the use of any circuitry other than circuitry embodied in an Intel product. No other circuit patent licenses are implied. Information contained herein supersedes previously published specifications on these devices from Intel. November 1986
 © Intel Corporation, 1986 Order Number: 290103-002

Pin Names	
A ₀ -A ₁₄	Addresses
\overline{CE}	Chip Enable
\overline{OE}	Output Enable
O ₀ -O ₇	Data Outputs
I ₀ -I ₇	Data Inputs
NC	No Connect
WE	Write Enable

256K	2864A	2817A
A ₁₄	NC	RDY/BUSY
A ₁₂	A ₁₂	NC
A ₇	A ₇	A ₇
A ₆	A ₆	A ₆
A ₅	A ₅	A ₅
A ₄	A ₄	A ₄
A ₃	A ₃	A ₃
A ₂	A ₂	A ₂
A ₁	A ₁	A ₁
A ₀	A ₀	A ₀
I/O ₀	I/O ₀	I/O ₀
I/O ₁	I/O ₁	I/O ₁
I/O ₂	I/O ₂	I/O ₂
GND	GND	GND

2817A	2864A	256K
V _{CC}	V _{CC}	V _{CC}
WE	WE	WE
NC	NC	A ₁₃
A ₈	A ₈	A ₈
A ₉	A ₉	A ₉
NC	A ₁₁	A ₁₁
\overline{OE}	\overline{OE}	\overline{OE}
A ₁₀	A ₁₀	A ₁₀
\overline{CE}	\overline{CE}	\overline{CE}
I/O ₇	I/O ₇	I/O ₇
I/O ₆	I/O ₆	I/O ₆
I/O ₅	I/O ₅	I/O ₅
I/O ₄	I/O ₄	I/O ₄
I/O ₃	I/O ₃	I/O ₃

NOTE:
 Intel "Universal Site" Compatible E²PROM Pin Configurations are shown in the adjacent blocks.

IEELMER

Figure 2. Pin Configurations

DECODERS/DEMULTIPLEXERS

54/74LS139, S139

Dual 1-of-4 Decoder/Demultiplexer

**DECODEUR
DEMULTIPLEXEUR**

*Possibilité de démultiplexage.

*Deux décodeurs indépendants 1 parmi 4.

Description :

Le '139 est un double décodeur/démultiplexeur 1 parmi 4 rapide. Ce circuit a deux décodeurs indépendants, avec deux entrées binaires pondérées A0 et A1 et qui fournit quatre sorties exclusives (0/ à 3/) actives à l'état bas. Chaque décodeur a une entrée de validation active à l'état bas E/. Quand cette entrée est à l'état haut, toutes les sorties sont forcées à l'état haut. Cette entrée de validation peut être utilisée comme entrée de donnée dans le cas d'une application de démultiplexeur.

TYPE	TYPICAL PROPAGATION DELAY (Enable at 2 logic levels)	TYPICAL SUPPLY CURRENT (Total)
74LS139	19ns	6.8mA
74S139	6ns	60mA

ORDERING CODE

PACKAGES	COMMERCIAL RANGES $V_{CC} = 5V \pm 5\%$; $T_A = 0^\circ C$ to $+70^\circ C$	MILITARY RANGES $V_{CC} = 5V \pm 10\%$; $T_A = -55^\circ C$ to $+125^\circ C$
Plastic DIP	N74S139N • N74LS139N	
Plastic SO	N74LS139D • N74S139D	
Ceramic DIP		S54S139F • S54LS139F
Flatpack		S54S139W • S54LS139W
LLCC		S54LS139G

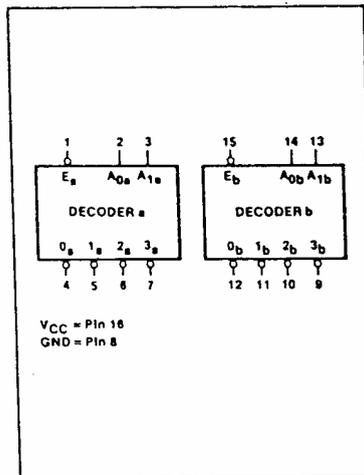
INPUT AND OUTPUT LOADING AND FAN-OUT TABLE

PINS	DESCRIPTION	54/74S	54/74LS
All	Inputs	1Sul	1LSul
All	Outputs	10Sul	10LSul

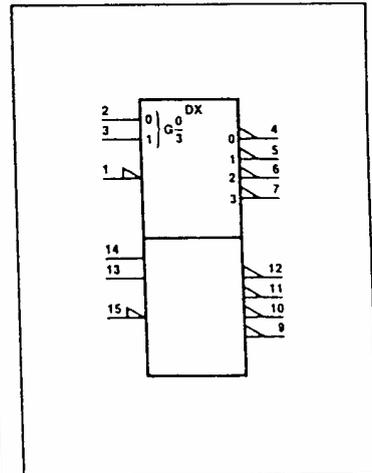
NOTE

A 54/74S unit load (Sul) is 50µA I_{IH} and -2.0mA I_{IL} , and a 54/74LS unit load (LSul) is 20µA I_{IH} and -0.4mA I_{IL} .

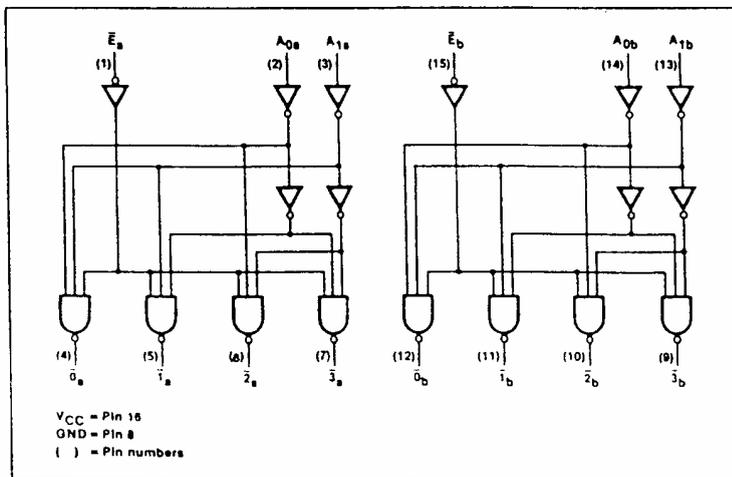
LOGIC SYMBOL



LOGIC SYMBOL (IEEE/IEC)



LOGIC DIAGRAM



FUNCTION TABLE

INPUTS			OUTPUTS			
\bar{E}	A_0	A_1	$\bar{0}$	$\bar{1}$	$\bar{2}$	$\bar{3}$
H	X	X	H	H	H	H
L	L	L	L	H	H	H
L	L	H	L	H	L	H
L	L	H	H	H	L	H
L	H	H	H	H	H	L

H = HIGH voltage level
L = LOW voltage level