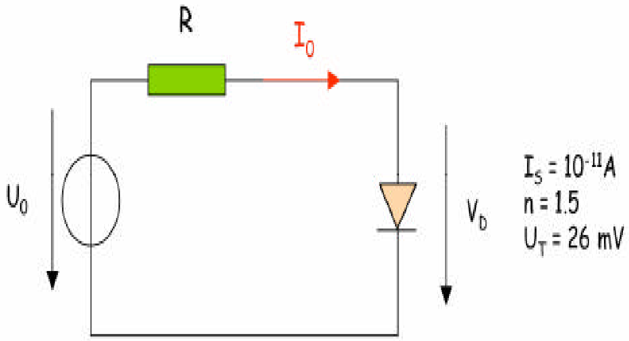
EXERCICES SUR LES DIODES

Exercice 1: Caractéristiques des diodes

On propose le montage suivant:

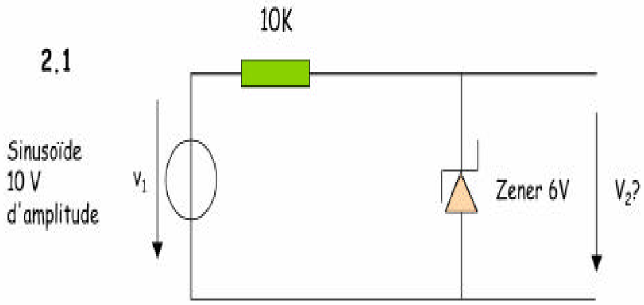


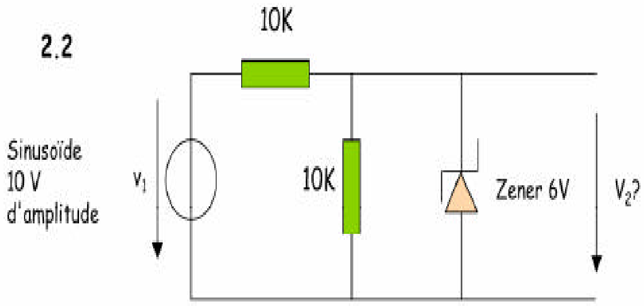
On donne $R = 1.3\ K\Omega$ et $U_0 = 1V$

1. Calculer I_{01} avec le modèle simplifié de la diode ($U_j = 0{,}7$ V)
2. Déterminer, à partir du courant I_{01} calculé précédemment, la chute de tension V_{D1} aux bornes de la diode, en utilisant la loi exponentielle entre le courant et la tension.
3. Calculer de nouveau I_{02} en utilisant la tension V_{D1} calculée précédemment. Déterminer l'erreur sur I_0 selon que l'on utilise le modèle simplifié ou la loi exponentielle.
4. Refaire la même opération qu'au point 2. mais en prenant I_{02}.
5. Même exercice avec $U_0 = 5V$. Conclusions!

Exercice 2: Applications diodes

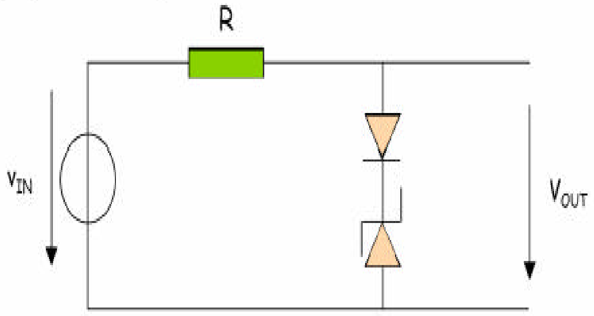
En utilisant le modèle simplifié de la diode (chute de tension constante de 0,7 V dans le sens direct), étudier le comportement des circuits suivants en traçant un diagramme de la tension de sortie en fonction du temps (indiquer clairement la valeur numérique des amplitudes remarquables le long de l'axe vertical).





Exercice 3. écréteur de tension

On propose le montage suivant:



$V_{IN} = 7\sin(\omega t)$ $Uj = 0.7V$ et $V_Z = 4.3V$

Tracer sur un même graphe V_{IN} et V_{OUT} en fonction du temps

CORRIGE

Fomesoutra.com ça soutra Docs à portée de main

Exercice 1

Nous avons vu en cours deux méthodes pour calculer le courant circulant à travers une diode :

a. La loi exponentielle uniquement exploitable si la tension aux bornes de la diode était connue avec précision
b. Une loi linéaire (la loi d'ohm) exploitant un modèle approximant le comportement de la diode (tension Uj = 0.7V aux bornes de la diode). Cette méthode génère cependant une erreur qui est d'autant plus importante que nous travaillons avec une tension d'entrée du montage faible.

Nous proposons une méthode itérative basée sur une combinaison des deux opérations citées plus haut pour atteindre le niveau de précision souhaité. Le nombre d'itérations dépend justement de la précision souhaitée.

1. Première itération phase a: On exploite la loi d'ohm avec le modèle Uj

   $I_{01} = (U_0 - U_j)/R =$ **$0.23\ 10^{-3}$ A**

2. Première itération phase b: On exploite la loi exponentielle pour extraire la tension de diode (V_{D1}) à partir du courant précédent

   $I_{01} = I_s \exp(V_{D1}/n.U_T)$ et $\mathrm{Ln}(I_{01}/I_s) = V_{D1}/n.U_T$

   D'où l'on tire **$V_{D1} = 0.661$ V**

3. Seconde itération phase a: On exploite la loi d'ohm avec la tension calculée précédemment $V_{D1} = 0.66$ V

   $I_{02} = (U_0 - V_{D1})/R =$ **$0.26\ 10^{-3}$ A**

Remarque : Pour U_0 = 1V nous obtenons après une itération, une erreur de 12% sur le calcul de I_D

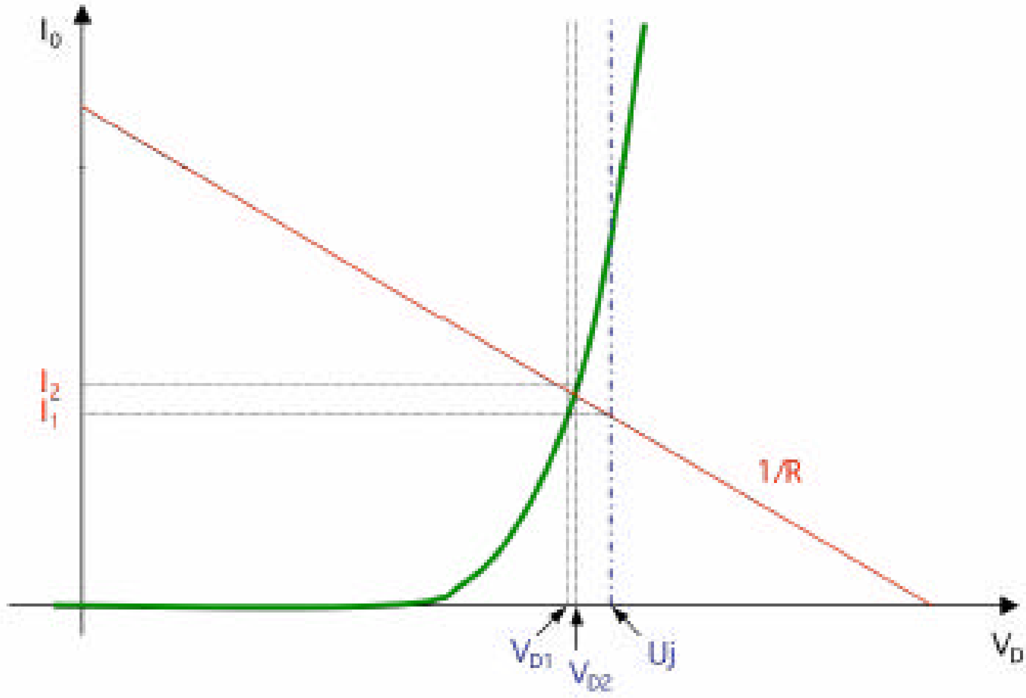
4. Seconde itération phase b: On exploite la loi exponentielle pour extraire la tension de diode (V_{D2}) à partir du courant précédent

   $I_{02} = I_s \exp(V_{D2}/n.U_T)$ et $\mathrm{Ln}(I_{02}/I_s) = V_{D2}/n.U_T$

   D'où l'on tire **$V_{D2} = 0.665$ V**

Remarque : Pour U_0 = 1V nous obtenons après une itération, une erreur inférieure à 1% sur le calcul de V_D

La démarche approximative peut être observée sur le graphe ci-dessous



5. On recommence l'exrcice avec $U_0 = 5V$

$I_{01} = 3.3\ 10^{-3}$ A avec $U_j = 0.7$ V

$V_{D1} = 0.765$ V avec la loi exponentielle

$I_{02} = 3.26\ 10^{-3}$ A avec $V_{D1} = 0.76$ V

Remarque : Pour $U_0 = 5V$ nous obtenons après une itération, une erreur de 1.2% sur le calcul de I_D

$V_{D2} = 0.764$ V avec la loi exponentielle

Remarque : Pour $U_0 = 5V$ nous obtenons après une itération, une erreur de l'ordre de 0.1% sur le calcul de V_D

<u>Conclusion:</u> Pour $U_0 >> U_j$, on peut utiliser le modèle simple.

L'erreur absolue sur le courant dépend de U_0, en effet,

$$I_0 = \frac{U_0 - V_D}{R} \quad et \quad \frac{\Delta I_0}{I_0} = \frac{\Delta V_D}{U_0 - V_D}$$

Aussi, pour $U_0 >> U_j$, on peut utiliser le modèle simple.

On note que l'équation exacte à résoudre serait

$$\frac{U_0 - V_D}{R} = I_S . e^{\frac{V_D}{n.U_T}}$$

ou en fonction de I_0

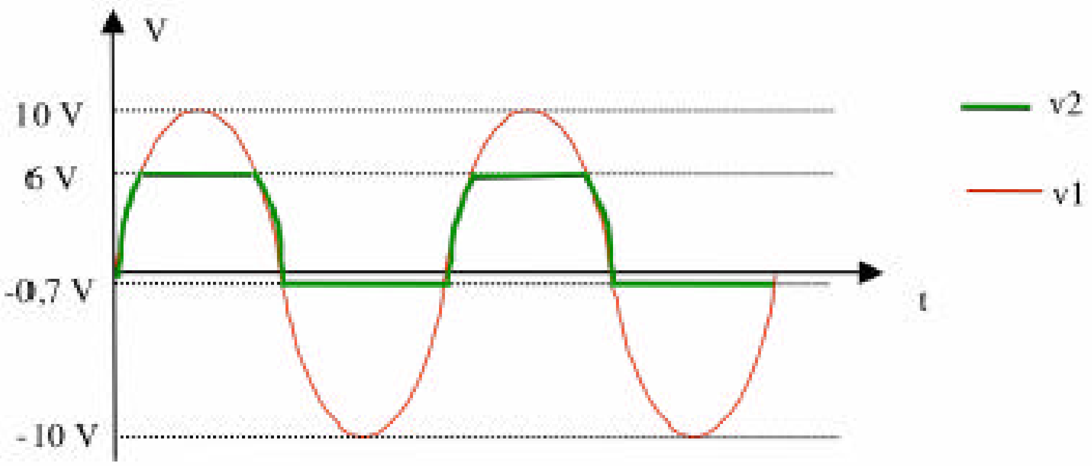
$$I_0 = \frac{U_0 - n.U_T Ln\left(\frac{I_0}{I_S}\right)}{R}$$

Exercice 2

La méthodologie consiste à analyser les montages comme si les diodes nexistaient pas (dire que les diodes sont bloquées signifie la même chose).
Ensuite il suffit de déterminer la limite à partir de laquelle la (les) diode(s) conduit(sent) et nous fixons alors la tension à leurs bornes

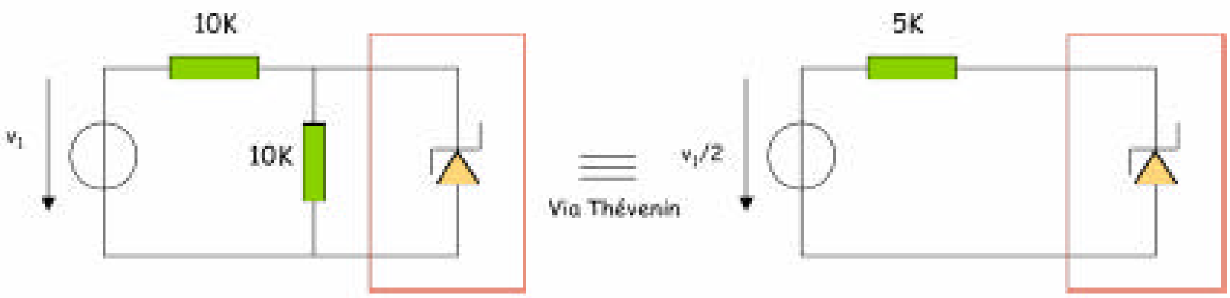
2.1)

Dans la premier montage, la Zener conduit comme une diode normale si la tension à l'entrée est inférieure à 0.7V, ou comme une Zener, si la tension à l'entrée est supérieure à 6V. Entre -0.7V et 6V, la diode est bloquée (idem si elle n'existait pas). Quand la diode est bloquée, la tension à la sortie (aux bornes de la diode) est égale à la tension d'entrée



2.2)

Dans la second montage, il est utile de remplacer le dipôle composé de la source et des deux résistances par un équivalent Thévenin. Cela nous permettra de retrouver un montage comparable structurellement au premier cas.

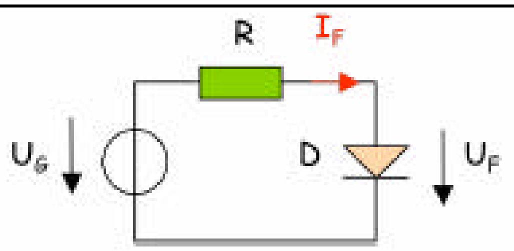


Comme précédemment, la Zener conduit comme une diode normale si la tension à l'entrée est inférieure à 0.7V, ou comme une Zener, si la tension à l'entrée est supérieure à 6V. La tension d'entrée du modèle Thévenin ($v_1/2$), n'atteint jamais 6V, ce qui signifie que la diode ne fonctionnera jamais dans l'état Zener. Entre -0.7V et 6V, la

EXERCICES

Exercice 1

On propose le montage suivant



- $U_G = 3 + 0.5\sin(2\pi ft)$ [V]
- f = 100 Hz
- R = 2.2 KΩ

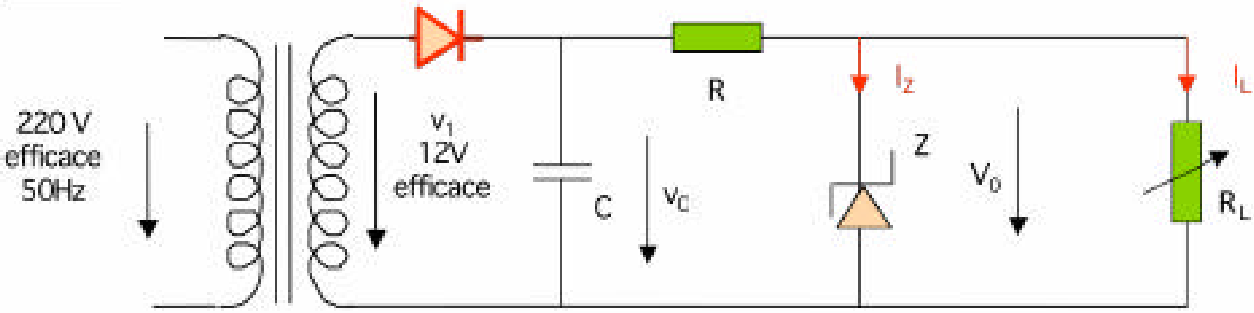
On donne U_T = 26 mV, et n = 1.5

a) Calculer le courant de repos I_{F0} et déterminer théoriquement la valeur de la résistance différentielle r_d correspondante.

b) Il est possible de retrouver expérimentalement la valeur de cette résistance différentielle en mesurant les variations de tensions ΔU_G et ΔU_F. Exprimer la relation entre R, ΔU_G et ΔU_F donnant la valeur de r_d

c) Refaire les mêmes calculs avec une composante continue de 10 V (au lieu de 3) pour u_G.

Exercice 2



I_{zmin} = 5 mA I_L = 0.....50 mA V_0 = 10V

a) Dessiner l'allure de $v_1(t)$, $v_c(t)$ et V_0 sur le même graphique.

b) Calculer R afin d'assurer les contraintes suivantes: $v_{Cmin}(t)$ = 14 V, I_{LMAX}= 50 mA et I_{zmin} = 5 mA

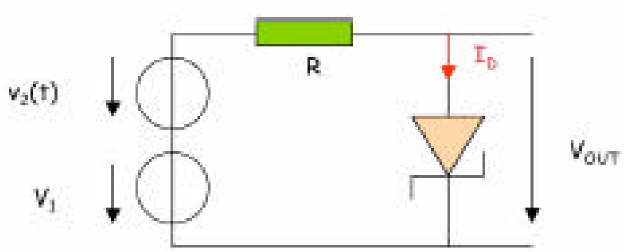
c) Calculer la capacité de filtrage pour assurer en permanence une tension $v_C(t) \geq 14$ V

d) Calculer Izmax, en déduire la puissance instantanée maximum dissipée dans la diode zener et dans R.

Exercice 3

On propose le montage suivant:

On donne: une diode Zener avec V_Z = 6V et Uj dans le sens normal, n = 1.5 et U_T = 27 mV, R = 1 kΩ



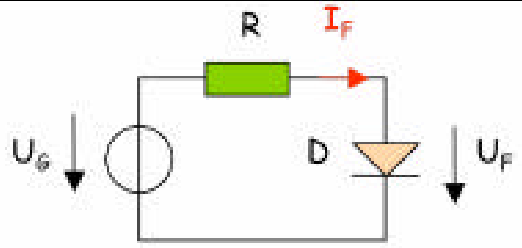
On demande :

- calculer I_D et V_{OUT} lorsque V_1=10V, $v_2(t)$=0,
- calculer I_D et V_{OUT} lorsque V_1=-10V, $v_2(t)$=0,
- V_1 = 0, $v_2(t)$ = 3 V d'amplitude: Dessiner sur un même graphe, les allures de v_{OUT} et de v_1, en précisant les zones où la diode est conductrice ou bloqué,
- V_1 = 0, $v_2(t)$ = 8V d'amplitude: Dessiner sur un même graphe, les allures de v_{OUT} et de v_1, en précisant les zones où la diode est conductrice ou bloquée
- calculer I_D, r_D et l'amplitude des signaux aux bornes de la diode lorsque, V_1 = 5V, $v_2(t)$ = 3 V d'amplitude. Les calculs ci-dessus se justifient - ils et pourquoi?

CORRIGE

Exercice 1

On propose le montage suivant



- $U_G = 3 + 0.5\sin(2\pi ft)$ [V]
- f = 100 Hz
- R = 2.2 KΩ

a) Calcul du courant de repos I_{F0}

On utilise l'approximation $U_D = Uj = 0.7V$
Nous avons alors la loi d'ohm $I_{F0} = (u_G - Uj)/R = (3 - 0.7)/2.2\ 10^3$ **= 1,045 mA**

$1/r_d = dI_D/dU_D$. Lorsque ce calcul s'applique en un point de repos donné (I_{F0}, U_F), nous avons: $1/r_d = dI_D/dU_D|_{I_{F0}}$ ou encore $r_d = nU_T/I_{F0}$

On a U_T = 26 mV, et n = 1.5 ce qui nous donne **r_d = 37 Ω**

b) Il est possible de retrouver expérimentalement la valeur de cette résistance différentielle en mesurant les variations de tensions ΔU_G et ΔU_F. Exprimer la relation entre R, ΔU_D et ΔU_F donnant la valeur de r_d

Lorsque les variations sont faibles, on peut assimiler dI_D/dU_D à $\Delta I_D/\Delta U_D$

Or $\Delta I_D = \Delta I_F = \Delta U_R/R = (\Delta u_G - \Delta U_F)/R$

Ce qui nous donne finalement: $r_d = R\Delta U_F/(\Delta u_G - \Delta U_F)$

c) Refaire les mêmes calculs avec une composante continue de 10 V (au lieu de 3) pour u_G.

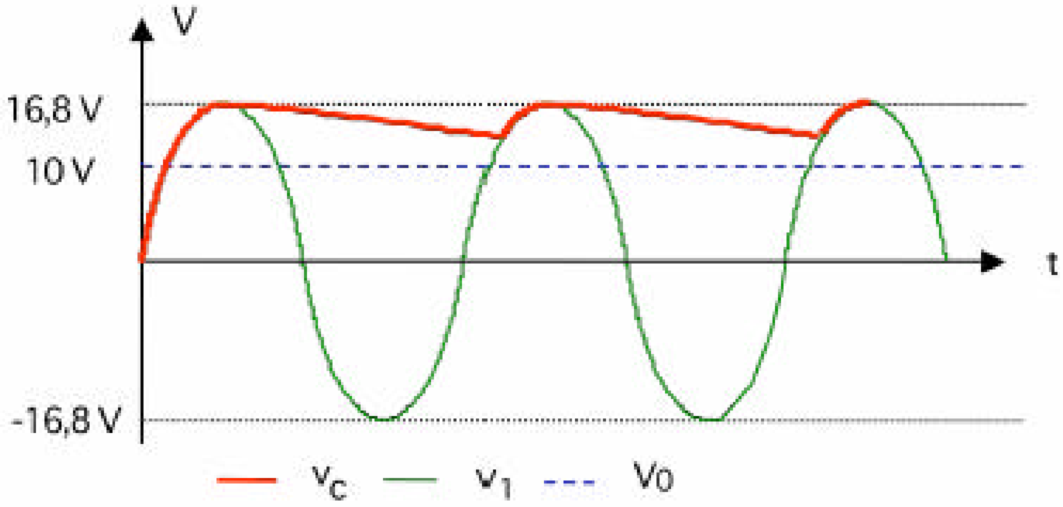
Nous pouvons poser $I_{F0} = (u_G - Uj)/R = (10 - 0.7)/2.2\ 10^3$ **= 4,23 mA**

Nous avons toujours: $1/r_d = dI_D/dU_D|_{I_{F0}}$ ou encore $r_d = nU_T/I_{F0}$

U_T = 26 mV, prenons arbitrairement n = 1.5 ce qui nous donne **r_d = 9,2 Ω**
Plus la tension de polarisation est élevée, plus faible est la résistance différentielle de la diode.

Exercice 2

1.



2. Calcul de R

Il faut déterminer R de telle manière que la Zener conduise dans le pire des cas. Cela suppose que la Zener puisse véhiculer au minimum un courant I_{Zmin} donné par le fabricant.

Le cas le plus défavorable se présenterait si:

- $v_c = v_{cMIN}$ (le courant est minimal lorsque la tension est minimale)
- $I_L = I_{LMAX}$ (le courant qui reste dans la Zener est minimal si le courant absorbé par la charge est maximal)

On a alors : $R = (v_{cMIN} - V_0) / (I_{LMAX} + I_{LMIN})$ **≈ 73 Ω**

0. Connaissant la valeur de la résistance R, on peut déterminer la valeur de la capacité C. La tension maximale atteinte par l'ondulation est de 16.8V. Pour disposer d'une marge suffisante, nous ne voulons pas que la tension descende au-dessous de 14 V. Le parcours est donc de 2.8V. Ce parcours est effectué par la décharge de la capacité à travers la résistance R (*voir allure des ondulations plus bas*).

Pour simplifier les calculs nous allons adopter les formules suivantes qui sont plus contraignantes que la réalité (par sécurité) :

- Le temps imparti pour effectuer ce parcours correspond à environ un cycle de la sinusoïde (50Hz) et vaut donc Δt = 20ms. En réalité, nous voyons sur le graphe ci-dessus que le temps est un peu plus court, aussi la décharge sera moins importante.
- Le courant de décharge sera assimilé à une valeur constante fixée au moment où il est le plus élevé (c'est le pire cas). C'est à dire lorsque $v_C = v_{CMAX}$. On a alors le courant maximal qui traverse R qui vaut

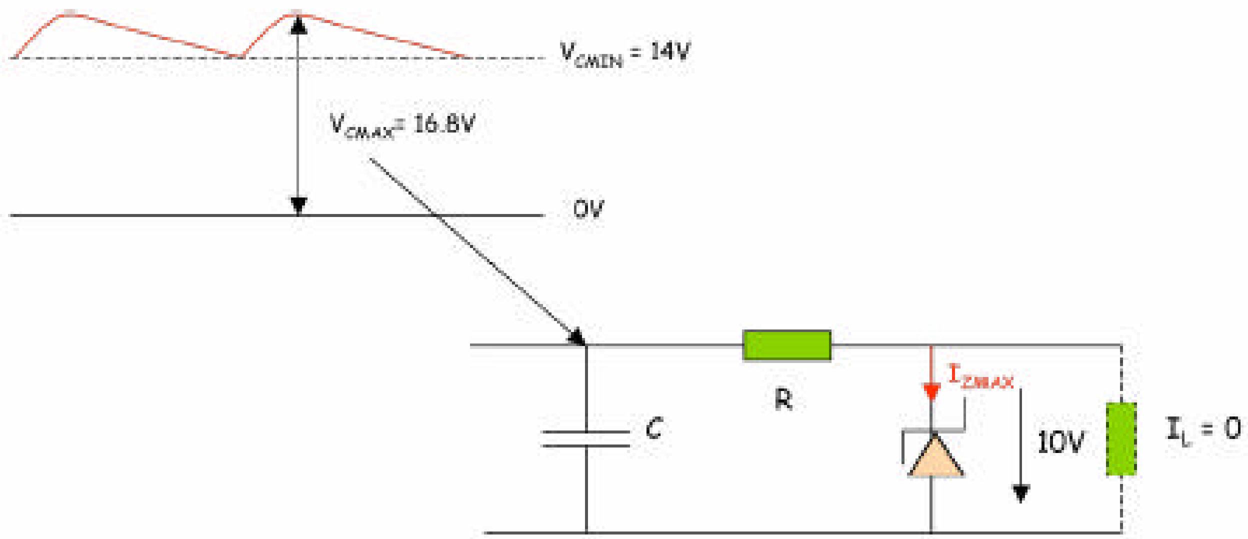
$I_{MAX} = (v_{CMAX} - V_0) / R = 93$ mA

- Ce courant peut s'exprimer aussi en posant $I = C.\Delta v_c/\Delta t$, sachant que Δv_C est le parcours de 2.8 V à effectuer. On a alors l'égalité :

$C.\Delta v_c / \Delta t = (v_{CMAX} - V_0) / R$

Nous en déduisons : $C = (v_{CMAX} - V_0).\Delta t / (R.\Delta v_c)$ **≈ 665 µF**

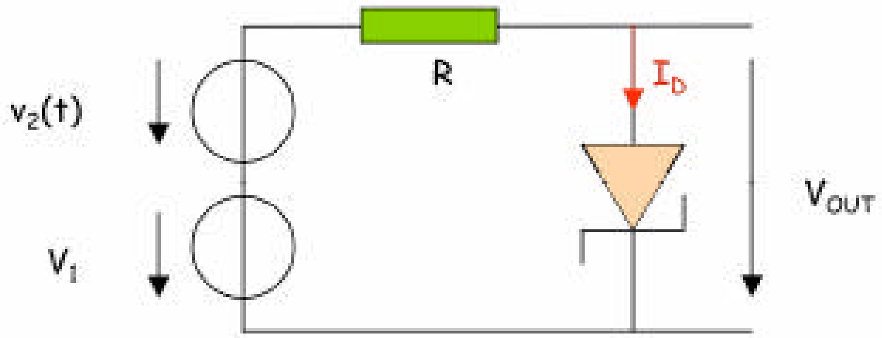
1. Puissance instantanée maximale dissipée dans la Zener
   - $Pmax = V_0 \, . \, I_{ZMAX}$
   - $I_{ZMAX} = (v_c max - V_0)/R = 93$ mA. Nous l'avions déjà calculé plus haut. On part du principe ici que tout le courant passe dans la Zener et rien dans la charge
   - On en déduit enfin que $P_{MAX} \approx$ **0,93 W**.



Exercice 3

On propose le montage suivant :
Pour analyser le montage il faut se rappeler que la diode Zener peut conduire comme une diode normale ou dans le sens Zener.
Compte tenu de la position de la diode nous pouvons affirmer les deux conditions suivantes:

1. La diode conduit normalement si la tension $V_1 + v_2(t) > Uj$
2. La diode conduit comme une Zener si la tension $V_1 + v_2(t) < -V_Z$ (-6V)



- Calculer I_D et V_{OUT} lorsque V_1=10V, $v_2(t)$=0,

Ici la première condition est satisfaite. La diode conduit normalement et impose la tension à ses bornes : $V_{OUT} = Uj = 0.7V$
Le reste de la tension se retrouve aux bornes de la résistance, ce qui nous permet de déduire le courant circulant dans le montage :

$$\boxed{I_D = \frac{V_1 - Uj}{R} = 9.3\ mA}$$

- Calculer I_D et V_{OUT} lorsque V_1=-10V, $v_2(t)$=0,

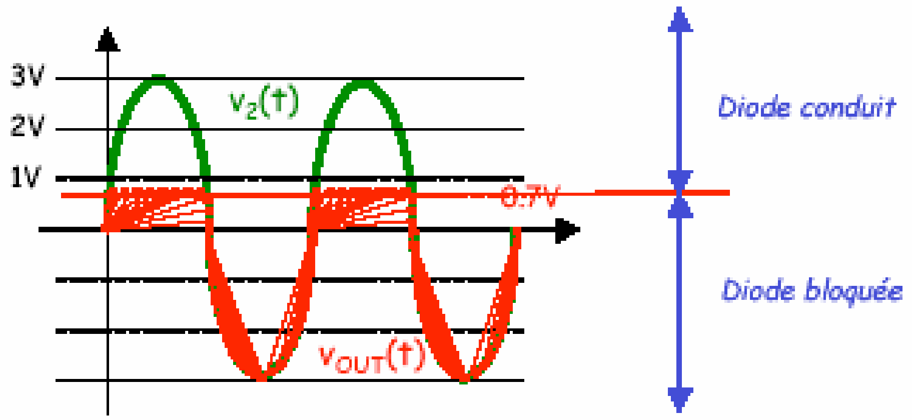
Ici la seconde condition est satisfaite. La diode conduit comme une Zener et impose la tension à ses bornes : $V_{OUT} = -V_Z = -6V$
Le reste de la tension se retrouve aux bornes de la résistance, ce qui nous permet de déduire le courant circulant dans le montage :

$$\boxed{I_D = \frac{V_1 - (-V_Z)}{R} = -4\ mA}$$

Le signe négatif indique évidemment que le courant circule en sens inverse

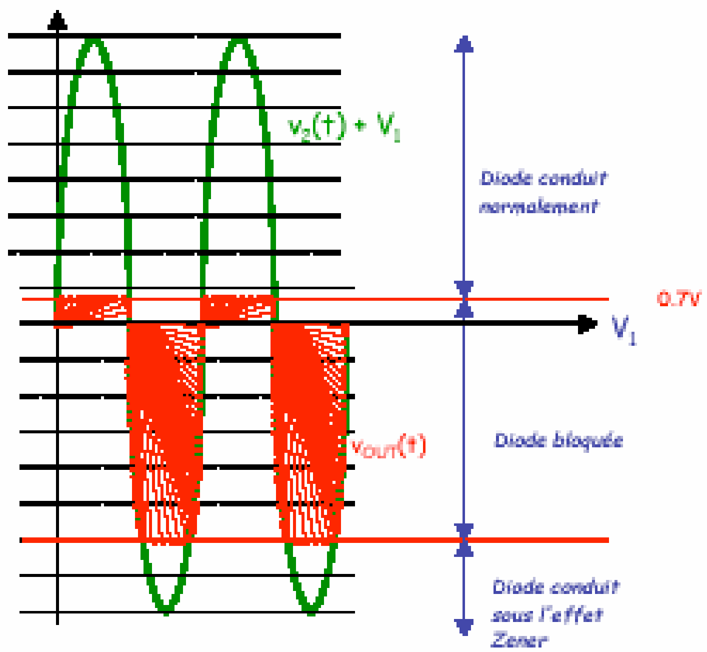
- $V_1 = 0$, $v_2(t) = 3$ V d'amplitude:

Dans ce cas la sinusoïde va passer par la limite de conduction de la diode normale qui est de 0.7V, mais jamais atteindre la limite de la Zener.
Quand la diode est passante, la tension v_{OUT} est fixée à 0.7V. Par contre quand la diode est bloquée (comme si elle n'existait pas), le circuit est ouvert et la tension v_{OUT} vaut exactement la tension v_2



- $V_1 = 0$, $v_2(t) = 8V$ d'amplitude:

Dans ce cas la sinusoïde va passer par la limite de conduction de la diode normale qui est de 0.7V, ainsi que la limite de fonctionnement de la Zener qui vaut -6V.
Quand la diode est passante dans le sens normal, la tension v_{OUT} est fixée à 0.7V.
Quand la diode est passante dans le sens Zener, la tension v_{OUT} est fixée à -6V.
Par contre quand la diode est bloquée (zone intermédiaire), le circuit est ouvert et la tension v_{OUT} vaut exactement la tension v_2



- Calculer I_D, r_D et l'amplitude des signaux aux bornes de la diode lorsque, $V_1 = 5V$, $v_2(t) = 3$ V d'amplitude.

Les calculs ci-dessus se justifient car la diode est toujours passante ($V_1 + v_2(t) > Uj$). La tension à ses bornes vaut environ 0.7V, mais avec superposition de petits variations faciles à calculer avec la recette de cuisine vue en cours :

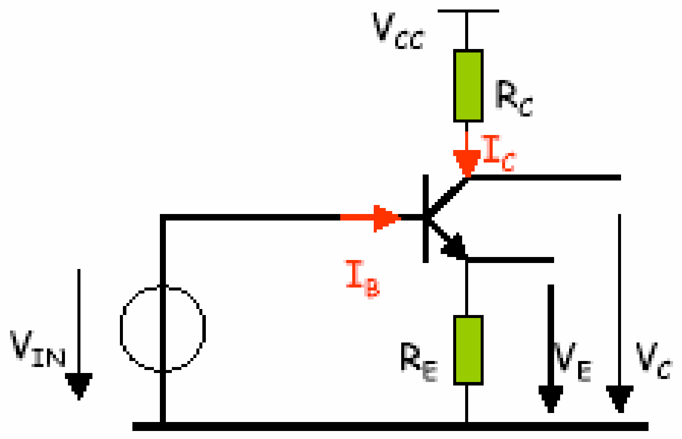
$$\varphi 1: \; I_D = \frac{V_1 - Uj}{R} = 4.3\,mA \qquad \varphi 2: \; r_D = \frac{n.U_T}{I_0} = 9.42\,\Omega \qquad \varphi 3: \; \hat{v}_D = \hat{v}_2 . \frac{r_D}{R + r_D} = 28\,mV$$

EXERCICES SUR LE TRANSISTOR BIPOLAIRE

Exercice 1

Soit la structure de la figure ci-contre. Sachant que $V_{BE} = U_j$, calculer les courants I_B, I_E et I_C, ainsi que les tensions V_E et V_C. Quelle est le mode de fonctionnement du transistor ?

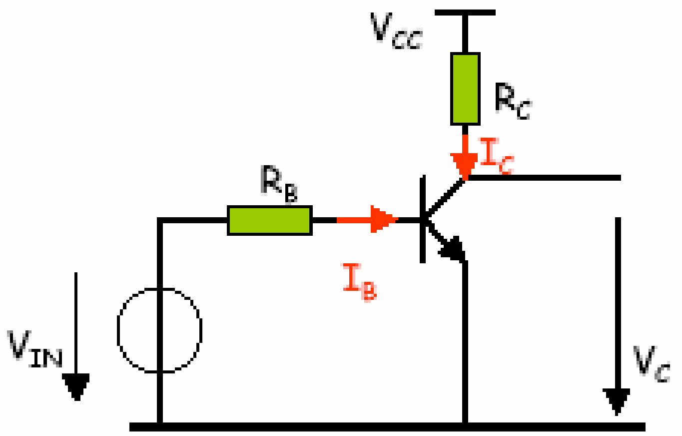
Valeurs numériques:
$V_{IN} = 3.4$ V $U_j = 0.7$ V
$R_C = 4.7$ kΩ $R_E = 2.7$ kΩ
$\beta = 200$ $V_{CC} = 10$ V



Exercice 2

Soit la structure de la figure suivante. Sachant que $V_{BE} = U_j$, calculer les courants I_B et I_C, ainsi que les tensions V_B et V_C.

Valeurs numériques:
$V_{IN} = 3.4$ V $U_j = 0.7$ V
$R_C = 4.7$ kΩ , $R_B = 2.7$ kΩ
$\beta = 200$ $V_{CC} = 10$ V

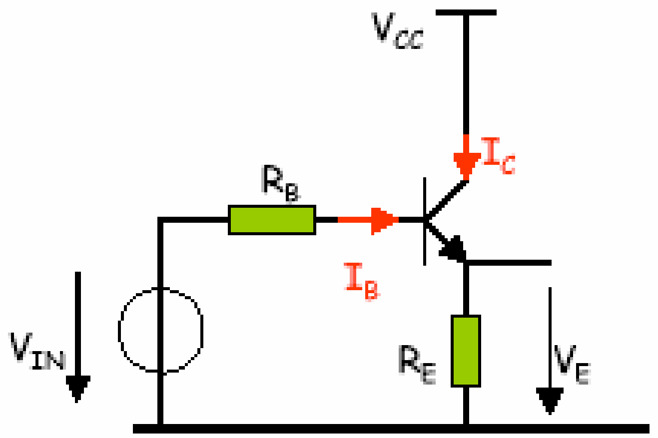


Exercice 3

Soit la structure de la figure suivante. Sachant que $V_{BE} = U_j$, calculer les courants I_B et I_C, ainsi que les tensions V_B et V_E.

Valeurs numériques:
$V_{IN} = 5$ V $U_j = 0.7$ V
$R_E = 1$ kΩ , $R_B = 10$ kΩ
$\beta = 200$ $V_{CC} = 10$ V

Le transistor peut-il saturer?

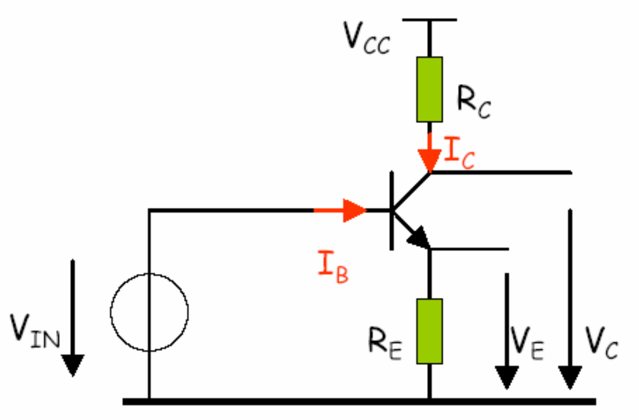


CORRIGE

Exercice 1

Soit la structure de la figure ci-contre. Sachant que $V_{BE} = Uj$, calculer les courants I_B, I_E et I_C, ainsi que les tensions V_E et V_C. Quelle est le mode de fonctionnement du transistor ?

Valeurs numériques:
$V_{IN} = 3.4$ V $Uj = 0.7$ V
$R_C = 4.7$ kΩ $R_E = 2.7$ kΩ
$ß = 200$ $V_{CC} = 10$ V



Entre la Base et l'émetteur nous avons l'équivalent d'une diode, aussi :

$$V_E = V_{IN} - Uj = 2,7 \text{ V} \quad \text{et} \quad I_E = \frac{V_E}{R_E} = \mathbf{1\ mA}$$

Pour effectuer une prévision, nous partons de l'hypothèse la plus favorable, à savoir que le transistor fonctionne en mode **Normal Direct**, Dans ce cas:

$I_C = ß \,.\, I_B$ $I_E = (ß+1)\, I_B \cong I_C$ => $\mathbf{I_B = 5\ \mu A}$ $\mathbf{I_C = 1\ mA}$

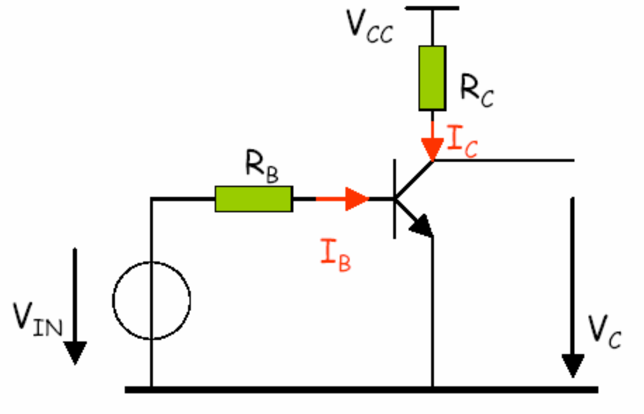
donc $V_C = V_{CC} - R_C\, I_C = 10V - 4,7V =$ **5,3 V**

La jonction BC est bloquée car $V_{BC} = V_{IN} - V_C = 3.4V - 5.3V = -1.9V$).
Le transistor se trouve bien en mode **Normal Direct**.

Exercice 2

Soit la structure de la figure suivante. Sachant que $VBE = Uj$, calculer les courants I_B et I_C, ainsi que les tensions V_B et V_C.

Valeurs numériques:
$V_{IN} = 3.4$ V $Uj = 0.7$ V
$R_C = 4.7$ kΩ , $R_B = 2.7$ kΩ
$ß = 200$ $V_{CC} = 10$ V



Soit V_{RB} la différence de potentiel aux bornes de R_B (définie dans le même sens que le courant I_B).

Considérons la maille formée de V_{IN}, R_B et de la jonction BE.

En appliquant Kirschoff pour les mailles, nous avons : $-V_{IN} + V_{RB} + U_j = 0$

$V_{RB} = V_{IN} - U_j = 2{,}7$ V et $I_B = \frac{V_{RB}}{R_B} = \mathbf{1\ mA}$

Posons comme hypothèse favorable que le transistor est en mode **Normal Direct**, alors:

$I_C = ß \cdot I_B$, $I_E = (ß+1)\, I_B \cong I_C$, $\mathbf{I_C = 200\ mA}$, $V_C = 10V - 0.2*4700 = \mathbf{-\ 930\ V\ !!!}$

Ceci est impossible: Le transistor se trouve donc en saturation, la jonction BC conduit,

$$V_{BC} = 0{,}7V \text{ et } V_E = V_C = 0V.$$

Il faut recalculer le courant I_C en considérant que lors de la saturation, la tension entre le collecteur et l'émetteur vaut quasi 0V.

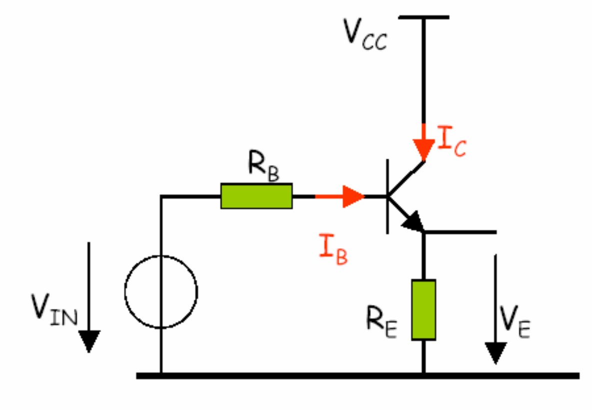
$$I_C = \frac{V_{CC} - V_C}{R_C} = \frac{V_{CC}}{R_C} = \mathbf{2{,}1\ mA} \quad \text{et} \quad I_E = I_C + I_B = \mathbf{3.1mA}$$

Exercice 3

Soit la structure de la figure suivante. Sachant que $V_{BE} = U_j$, calculer les courants I_B et I_C, ainsi que les tensions V_B et V_E.

Valeurs numériques:
$V_{IN} = 5$ V $\quad U_j = 0.7$ V
$R_E = 1$ kΩ , $R_B = 10$ kΩ
$ß = 200 \quad V_{CC} = 10$ V

Le transistor peut-il saturer?



On peut considérer la maille formée de V_{IN}, R_B , de la jonction BE et de R_E

En appliquant Kirschoff pour les mailles, nous avons : $V_{IN} = V_{RB} + Uj + V_E$

soit $V_{IN} - Uj = V_{RB} + V_E = R_B.I_B + R_E.(I_E) = R_B.I_B + R_E.(\beta.I_B)$ car on part du principe que $I_E \sim I_C = \beta.I_B$

On a finalement $\quad I_B.[\,R_B + \beta.R_E] = V_{IN} - Uj$

Ou encore : $I_B = \frac{V_{IN} - Uj}{R_B + \beta.R_E} = \frac{4.3}{210.10^3} = 20.476\ \mu A$

$I_C = \beta.I_B = \mathbf{4.095\ mA}$, $V_E = I_C.R_E = \mathbf{4.095\ V}$, $V_B = V_E + Uj = \mathbf{4.795\ V}$
$\mathbf{V_{RB} = 0.205\ V}$ pour une résistance de 10kΩ

Le transistor ne peut pas saturer si $V_{CC} > V_{IN}$. En effet V_C vaut toujours V_{CC}, alors que $V_B < V_{CC}$ ne peut atteindre V_C.

V_{BC} est donc toujours négative ce qui est une condition suffisante

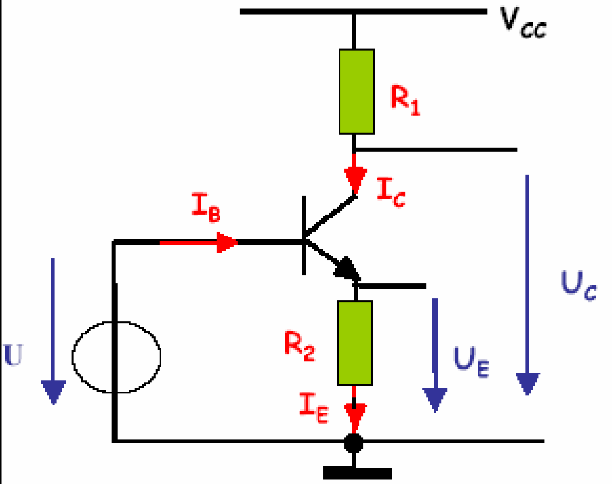
EXERCICES

Exercice 1: subtile

On propose le montage ci-contre:

Avec:
$U_j = 0.7$ V, $V_{CC} = 10$ V
$R_1 = 4.7$ kΩ $R_2 = 2.7$ kΩ, $\beta = 200$,

Sachant que U peut varier de 0 à 10V, tracer sur un même graphe:
U, U_C et U_E

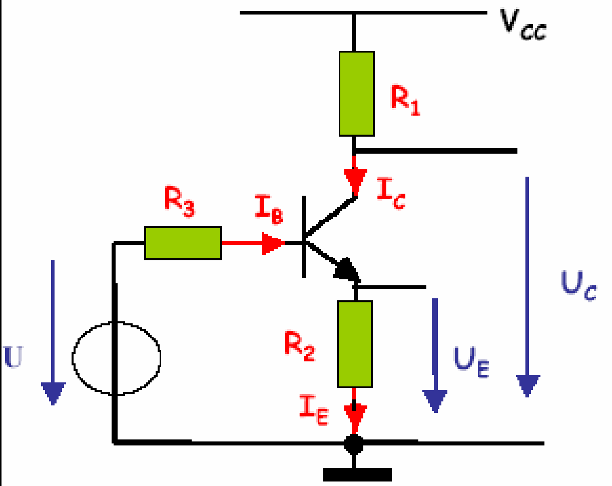


Exercice 2: Difficile

On propose le montage ci-contre:

Avec:
$U_j = 0.7$ V, $V_{CC} = 10$ V
$R_1 = 4.7$ kΩ $R_2 = 2.7$ kΩ, $R_3 = 200$ kΩ
$\beta = 200$,

Sachant que U peut varier de 0 à 10V, tracer sur un même graphe:
U, U_C et U_E

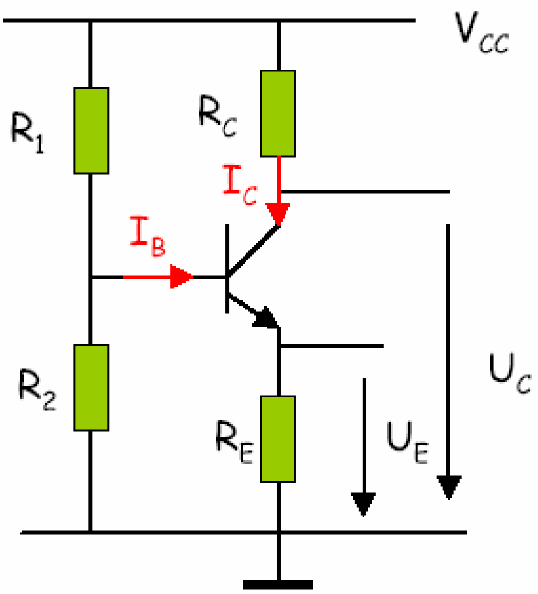


Exercice 3

Soit la structure de la figure suivante.
Exprimer les courants I_B et I_C, ainsi que les tensions U_B et U_C selon deux démarches différentes:
a) en négligeant le courant de base
b) en tenant compte du courant de base
Pour quelles valeurs limites de résistances, R_1 et R_2, le courant de base peut être effectivement négligé (erreur de 10% admissible)

Valeurs numériques: U=3.4V, Uj=0.7V,
R_1=66KΩ, R_2=33KΩ, R_C=1KΩ, R_E=3KΩ,
β=100, V_{CC} =10V

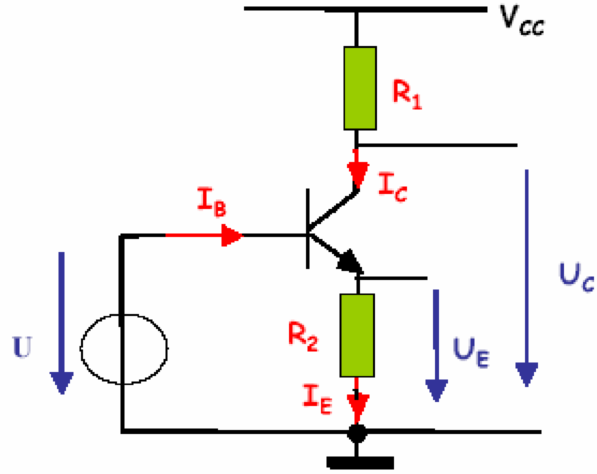
Quelle est la limite entre les modes linéaires et saturés



CORRIGE

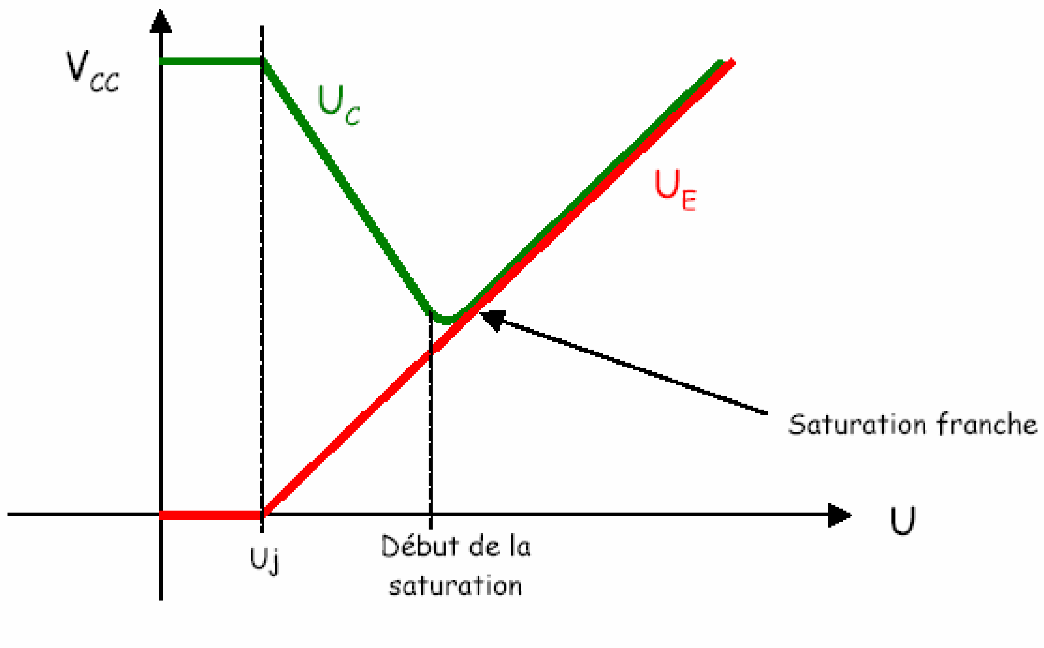
Exercice 1: subtile

On propose le montage suivant:



On donne: $U_j = 0.7$ V, $R_1 = 4.7$ kΩ $R_2 = 2.7$ kΩ, $\beta = 200$, $V_{CC} = 10$ V
Sachant que U peut varier de 0 à 10V, tracer sur un même graphe:
U, U_C et U_E

L'allure des tensions U_C et U_E en fonction de U est représentée ci-dessous



ANALYSE :

L'observation du graphe indique trois zones de fonctionnement :

1. Tant que U n'atteint pas Uj, le transistor est bloqué.
   Aucun courant ne circule, se traduisant par $U_E = 0$ et $U_C = V_{CC}$
2. Dès que U atteint Uj, le transistor fonctionne. U étant directement appliquée à la base du transistor, U_E suit l'évolution de U avec une différence de Uj. Uj correspond à la chute de tension de la diode D_{BE}.

Dans le même temps, U_C diminue de manière linéaire car
$U_C = V_{CC} - R_1*I_C \approx V_{CC} - R_1*I_E = V_{CC} - R_1*V_E/R_2 = V_{CC} - R_1*(U - Uj)/R_2$

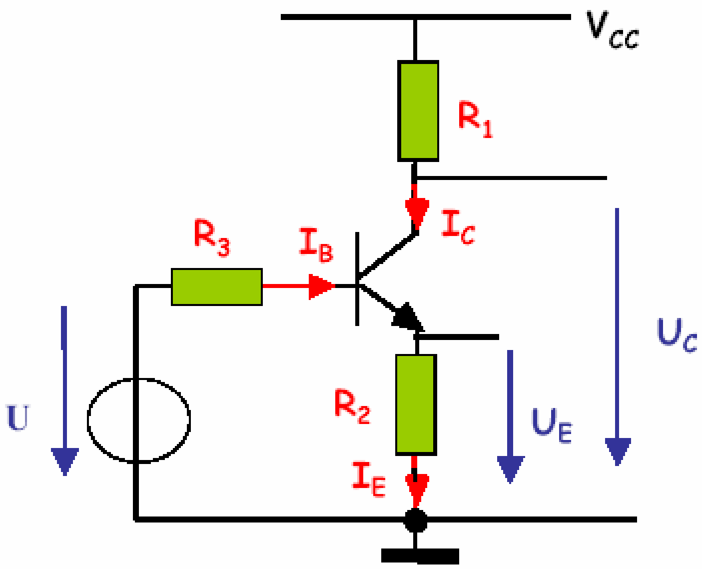
Nous voyons que si la variable vaut U, il s'agit bien d'une fonction linéaire de la forme $-aU + b$ avec $a = R_1/R_2$ et $b = V_{CC} + Uj*R_1/R_2$
Lorsque le transistor est en saturation franche, la tension $V_{CE} \approx 0$.
Puisque $U_E = U - Uj$, alors $U = U - Uj$

3. Le début de la saturation est obtenu lorsque $U = U_C$.
soit $U_C = U = V_{CC} - R_1*(U - Uj)/R_2$

Nous en déduisons $U*[1 + R_1/R_2] = V_{CC} + Uj*(R_1/R_2)$
soit finalement: $U = [V_{CC} + Uj*(R_1/R_2)]/[1 + R_1/R_2] = (V_{CC} + Uj*1.74)/2.74 \approx$ **4.1 V**
et, **U_E= 3.4 V**

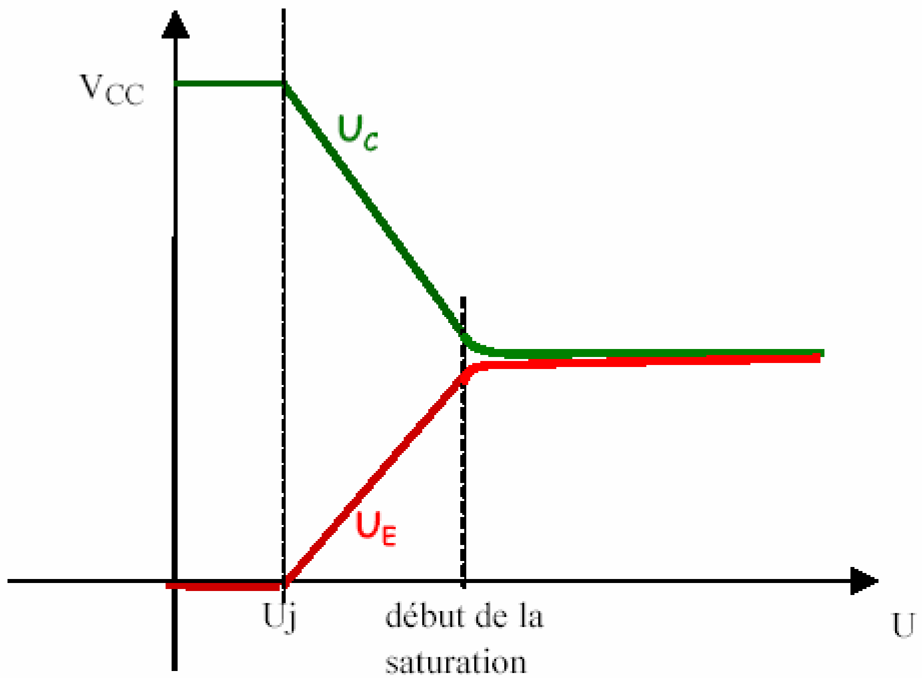
Exercice 2: Difficile

On propose le montage suivant:



On donne:
$Uj = 0.7$ V, $R_1 = 4.7$ kΩ $R_2 = 2.7$ kΩ, $R_3 = 200$ kΩ, $\beta = 200$, $V_{CC} = 10$ V

Sachant que U peut varier de 0 à 10V, tracer sur un même graphe:
U, U_C et U_E
L'allure des tensions U_C et U_E en fonction de U est représentée ci-dessous



Le démarrage est comparable à l'exercice précédent: Tant que U n'atteint pas Uj, le transistor reste bloqué. $\mathbf{U_E = 0}$ et $\mathbf{U_C = V_{CC}}$

Lorsque U atteint Uj, le transistor fonctionne mais U_E ne suit plus l'évolution de U avec une pente de 1, car U n'est plus connectée à la base.

L'expression de U_E en fonction de U peut se déduire des relations suivantes:

$U_E = R_2.I_C = R_2.\beta.I_B$ ou $I_B = U_E / R_2.\beta$.
d'autre part $U_E = U - R_3.I_B - Uj = U - R_3.\ U_E / R_2.\beta. - Uj$

en regroupant: $U_E.(1 + R_3./ R_2.\beta) = U - Uj$
soit finalement $\mathbf{U_E = (U - Uj) / (1 + R_3./ R_2.\beta)}$

Nous voyons que la pente est inférieure à 1 comme c'était le cas dans l'exercice précédent.

Pour U_C , on pose $U_C = V_{CC} - R_1.I_C = V_{CC} - R_1.\beta.I_B$
or $I_B = U_E / R_2.\beta$ avec $U_E = (U - Uj) / (1 + R_3./ R_2.\beta)$
soit $I_B = (U - Uj) / (R_2.\beta + R_3)$

$$\mathbf{U_C = V_{CC} - R_1.\quad .\ (U - Uj) / (R_2.\quad + R_3)}$$

C'est de nouveau une fonction linéaire de la forme $- aU + b$,
avec $a = R_1.\beta / (R_2.\beta + R_3)$ et $b = V_{CC} + R_1.\beta.\ Uj / (R_2.\beta + R_3)$

Le calcul du début de la saturation est comparable au cas précédent.
Il se manifeste lorsque $U_B = U_C$
Pour résoudre le problème, il faudrait résoudre le système suivant:

- $U_B = Uj + U_E = Uj + (U - Uj) / (1 + R_3./ R_2.\beta)$
- $U_C = V_{CC} - R_1.\beta. (U - Uj) / (R_2.\beta + R_3)$

Il faut égaliser ces deux expressions. En regroupant U d'un côté et les termes constants de l'autre, on trouve alors

$$V_{CC} + Uj.\left(\frac{\beta.R_1 + \beta.R_2}{R_3 + \beta.R_2} - 1\right) = U.\left(\frac{\beta.R_1 + \beta.R_2}{R_3 + \beta.R_2}\right) \quad soit \quad U = \frac{V_{CC} + Uj.\left(\frac{\beta.R_1 + \beta.R_2}{R_3 + \beta.R_2} - 1\right)}{\left(\frac{\beta.R_1 + \beta.R_2}{R_3 + \beta.R_2}\right)}$$

A.N. On trouve **U = 5.35 V** avec les valeurs proposées

Le graphe semble indiquer qu'en saturation franche, le niveau $U_E = U_C$ ne bouge quasiment plus
Pour calculer cette tension il faudrait résoudre le système suivant basé sur des approximations:

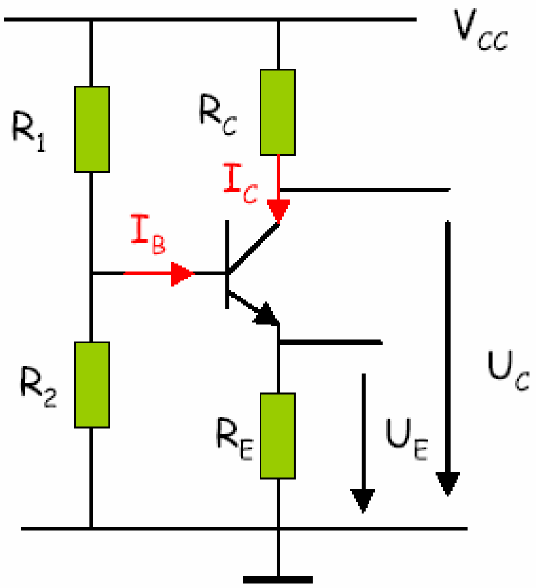
- $U = I_B.R_3 + Uj + (I_C + I_B).R_2$
- $V_{CC} = R_1.I_C + R_2.(I_C + I_B)$ avec en saturation franche $I_C \neq \beta.I_B$

Le développement est en fait inutile.
En effet, on constate que U_B vaut environ U_C à Uj près.
Donc le courant I_B a pour ordre de grandeur $(U - U_B)/R_3$
ce courant I_B est beaucoup plus petit que $I_C = (V_{CC} - U_C)/R_1$
I_B reste donc négligeable et U_C ne va quasiment plus évoluer :

$U_C = U_E = V_{CC}.R_2/(R_1 + R_2) =$ **3. 65 V**

Exercice 3

Soit la structure de la figure suivante.
Exprimer les courants I_B et I_C, ainsi que les tensions U_B et U_C selon deux démarches différentes:
a) en négligeant le courant de base
b) en tenant compte du courant de base
Pour quelles valeurs limites de résistances, R_1 et R_2, le courant de base peut être effectivement négligé (erreur de 10% admissible)



Valeurs numériques:U=3.4V, Uj=0.7V,
R_1=66KΩ, R_2=33KΩ, R_C=1KΩ, R_E=3KΩ,
β=100, V_{CC} =10V

Quelle est la limite entre les modes linéaires et saturés

a) Si on néglige le courant de base, alors la tension V_B est donnée directement par V_{CC}, R_1 et R_2
$V_B = V_{CC} *R_2/(R_1 + R_2) =$ **3.3 V**

La suite des paramètres est ensuite simple à calculer:

- $U_E = V_B - Uj =$ **2.6 V**
- $I_C = U_E/R_E = 2.6/3 =$ **0.866 mA**
- et finalement $U_C = V_{CC} - R_C*I_C = 10V - 0.866V =$ **9.134V**

b) Si le courant I_B n'est pas négligeable, alors la tension V_B dépend de V_{CC}, R_1, R_2, mais aussi R_E.
Posons $V_B = V_{CC} - R_1.I_1 = R_2*I_2 = Uj + R_E*I_C = Uj + R_E*\beta I_B$
(on considère que $I_E \approx I_C$, ce qui représente une erreur de $1/\beta = 0.5\%$).

$I_1 = (V_{CC} - V_B)/R_1$, $I_2 = V_B/R_2$

D'après Kirschoff, nous avons aussi: $I_1 = I_2 + I_B$. ou encore $I_B = I_1 - I_2$
$V_B = Uj + R_E*\beta(I_1 - I_2) = Uj + R_E*\beta[(V_{CC} - V_B)/R_1 - V_B/R_2]$
$V_B[1 + \beta R_E/R_1 + \beta R_E/R_2)] = V_{CC}(\beta R_E/R_1) + Uj$
$V_B = [V_{CC}(\beta R_E/R_1) + Uj]/[1 + \beta R_E/R_1 + \beta R_E/R_2] \approx 3.07$ V

L'erreur obtenue en négligeant I_B est donc inférieure à 10%

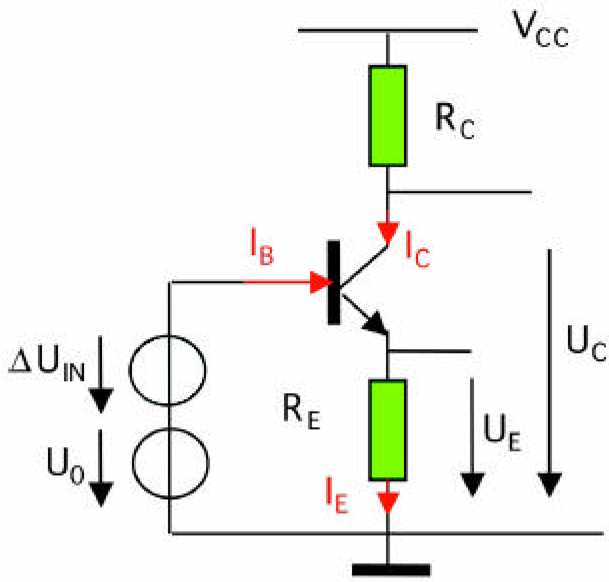
Pour que I_B soit négligeable, il faut que l'erreur ne dépasse pas 10%
L'ordre de grandeur de $I_B = I_C/\beta \approx 8.66\mu A$ ($I_C \approx V_E/R_E$) si on prend les valeurs calculées lorsque I_B était négligeable.
C'est à dire que le courant qui traverse la branche R_1 et R_2 soit 10 fois plus grand, soit 86.6 μA
$I_1 \approx V_{CC}/(R_1 + R_2)$ ou encore $R_1 + R_2 = V_{CC}/I_1 = 115$ KΩ
$R_1 \approx 76$ KΩ et **$R_2 \approx 38$ KΩ**.

Le transistor est saturé lorsque $V_B \geq V_C$.
$V_C = V_{CC} - R_C*I_C$. La limite de saturation est obtenue lorsque $V_C = 3.3$ V
Cela nous donne le courant $I_C = (V_{CC} - V_C)/R_C =$ **6.7 mA**.

EXERCICES

Exercice 1

Soit le montage ci-contre



a. Sachant que $U_{BE} = U_j$, calculer le point de repos (ΔU_{IN}=0) c.à.d. les courants I_B, I_E et I_C, ainsi que les tensions U_E et U_C. Quel est le mode de fonctionnement du transistor ?

b. Déterminer g_m et g_{be} et dessiner le schéma pour accroissements (petits signaux) du montage.

c. Déterminer le gain $G_1 = \Delta U_E/\Delta U_{IN}$ et $G_2 = \Delta U_C/\Delta U_{IN}$.

A.N.: U_0 = 4.6 V, U_j = 0.7 V, R_C = 4.7 kΩ, R_E =3.9 kΩ, β = 200, V_{CC} =10 V

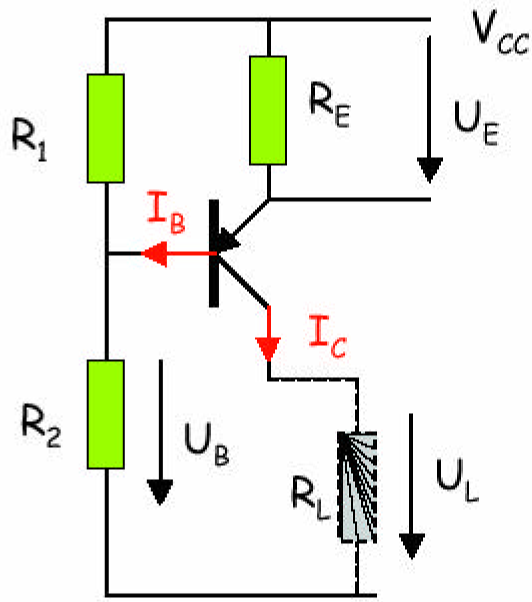
Exercice 2

Reprendre les deux dernières diapositives du cours (16 et 17), appliquer les deux recettes de cuisine et comparer les gains obtenus pour ces deux montages . On propose les valeurs suivantes:

- R_C = 200 Ω, R_B = 100 kΩ, β = 200, V_{CC} = 10V
- V_{10} = 3.3 V, et $v_1(t)$ un sinus de 10 mV d'amplitude

Exercice 3

Soit la structure de la figure suivante.



a.) Sachant que $U_{EB} = U_j$ et en négligeant I_B, montrer que le courant I_C ne dépend pas de la charge R_L (source de courant), puis vérifier l'hypothèse.

b.) Quelle est la valeur maximale de R_L.

Application numérique:
ß = 200 U_j = 0.7 V
R_1 =8.2 kΩ V_{CC} = 10 V
R_2 =5.6 kΩ R_E = 2.7 kΩ

Exercice 1

Remarque : Dans la suite de l'exercice, on note indifféremment ΔU et u. Ainsi ΔU_{BE} ou u_{BE} expriment la même chose.

a) Dans cette phase nous nous intéressons uniquement à la polarisation du montage aussi $\Delta U_{IN} = u_{IN} = 0$

Grâce à Kirschoff nous en déduisons que $U_0 = U_E + U_j$

Ou encore $U_E = 3{,}9$ V

D'autre part, $I_E = U_E/R_E = 1$ mA et $I_B = I_C/\beta = 5$ µA

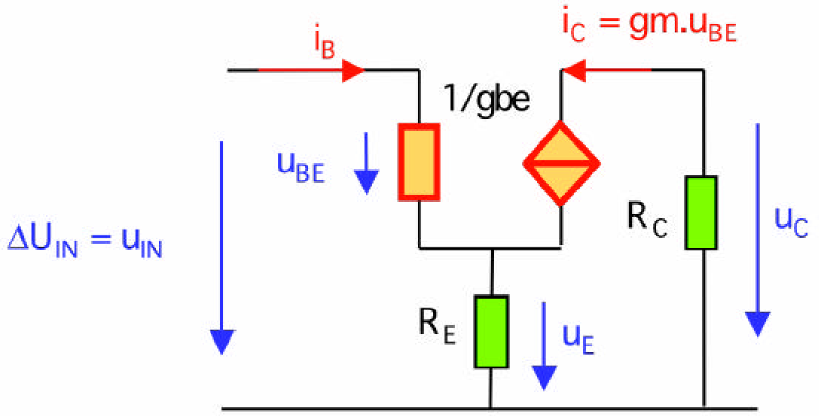
De plus $I_C = \beta\, I_E/(\beta + 1) \approx 1$ mA et $U_c = V_{cc} - R_c\, I_c \approx 5{,}3$ V

En comparant U_C et U_B nous pouvons déduire que le transistor fonctionne dans le **mode normal**.

b) Grâce à la phase de polarisation, nous pouvons évaluer comment le transistor est « conditionné » et en déduire les paramètres petits signaux :

$g_m = I_C/U_T = 3{,}85.10^{-2}$ A/V et $g_{be} = g_m/\beta = 192{,}3$ A/V

En remplaçant le transistor par son modèle petits signaux et on complétant l'environnement du transistor (en court-circuitant les alimentations) nous obtenons le schéma dit « pour accroissement » du montage complet :



avec

- $\Delta U_C = u_C = -R_C.\beta.i_B$
- $\Delta U_E = u_E = (i_C + i_B).R_E = (\beta+1).i_B.R_E$
- $\Delta U_{IN} = u_{IN} = u_E + u_{BE}$

c) Pour calculer les gains en tension, il est recommandé d'exprimer les tensions avec la loi d'Ohm (R.I). Ces expressions mettront alors en évidence des rapports de résistances

On veut calculer $G_1 = \frac{\Delta U_E}{\Delta U_{IN}}$ or

- $\Delta U_E = u_E = (\beta+1).i_B.R_E$
- $\Delta U_{IN} = u_{IN} = u_E + u_{BE} = (\beta+1).i_B.R_E + i_B.1/gbe$
- $\Delta U_{IN} = i_B. [(\beta+1).R_E + 1/gbe]$

soit finalement $G_1 = \frac{\Delta U_E}{\Delta U_{IN}} = \frac{(\beta+1).R_E}{(\beta+1).R_E + 1/gbe} \approx 1$

car 1/gbe vaut environ 5kΩ alors que $\beta.R_E$ vaut 780 kΩ

D'autre part, $G_2 = \frac{\Delta U_C}{\Delta U_{IN}}$ avec

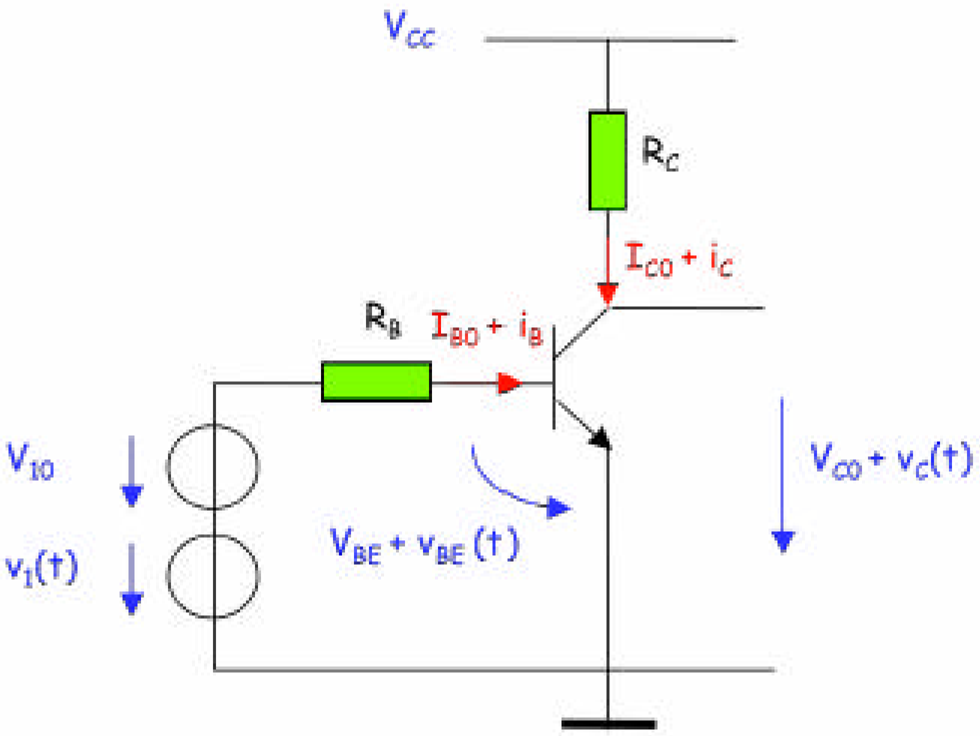
- $\Delta U_C = u_C = -R_C.\beta.i_B$
- $\Delta U_{IN} = i_B. [(\beta+1).R_E + 1/gbe]$

soit finalement $G_1 = \frac{\Delta U_C}{\Delta U_{IN}} = \frac{-\beta.R_C}{(\beta+1).R_E + 1/gbe} \approx -1.2$

Le signe négatif montre qu'il y a un déphasage de 180° entre l'entrée u_{IN} et la sortie u_C. Le gain en module est en revanche « ridicule » car il n'y a quasiment pas d'amplification.

Exercice 2

On propose d'analyser le gain du montage suivant (dia 16 du cours)



La méthodologie se développe en trois phases :

Φ1 - Polarisation:

On part de l'hypothèse que le transistor est en mode actif direct (hypothèse à vérifier ultérieurement.

Les paramètres à calculer sont I_{B0}, I_{C0} et V_{C0}

On peut déjà poser que V_{E0} = 0V (par construction) et $V_{B0} = V_{E0} + Uj = 0.7V$

On en déduit que:

- $I_{B0} = \dfrac{V_{10} - Uj}{R_B} = 26\ \mu A$,
- $I_{C0} = \beta I_B = 5.2\ mA$
- $V_{C0} = V_{CC} - R_C.I_C = 8.96\ V$

Avec cette valeur de V_C, on peut affirmer que le transistor, en polarisation, fonctionne dans le mode **actif direct**

Remarque:

Cette valeur de V_C nous donne une indication intéressante.

En effet, si des variations $v_C(t)$ se manifestent à la sortie, nous savons que la tension au collecteur ne peut dépasser deux limites:

- V_{CC}, la limite supérieure (sinon il y a écrêtage du signal) et
- Uj, la limite inférieure (sinon le transistor sature).

Pour avoir à la sortie une variation d'amplitude maximale, celle-ci doit donc avoir:

- une amplitude crête - crête de V_{CC} - Uj = 9.3 V, ou encore
- Une amplitude de (V_{CC} - Uj)/2 = 4.65 V

ce qui signifie que la tension moyenne (obtenue avec la polarisation) doit valoir $V_{C0OPTIMALE}$ = (V_{CC} + Uj)/2 = 5.35 V

Or, on a calculé que V_{C0} = 8.96 V, ce qui est assez éloigné de la valeur optimale.
Avec cette valeur de V_{C0}, l'amplitude maximale est limitée soit

- par l'amplitude positive V_{CC} - V_{C0} = 1.04 V
- ou par l'amplitude négative, V_{C0} - Uj = 8.26 V

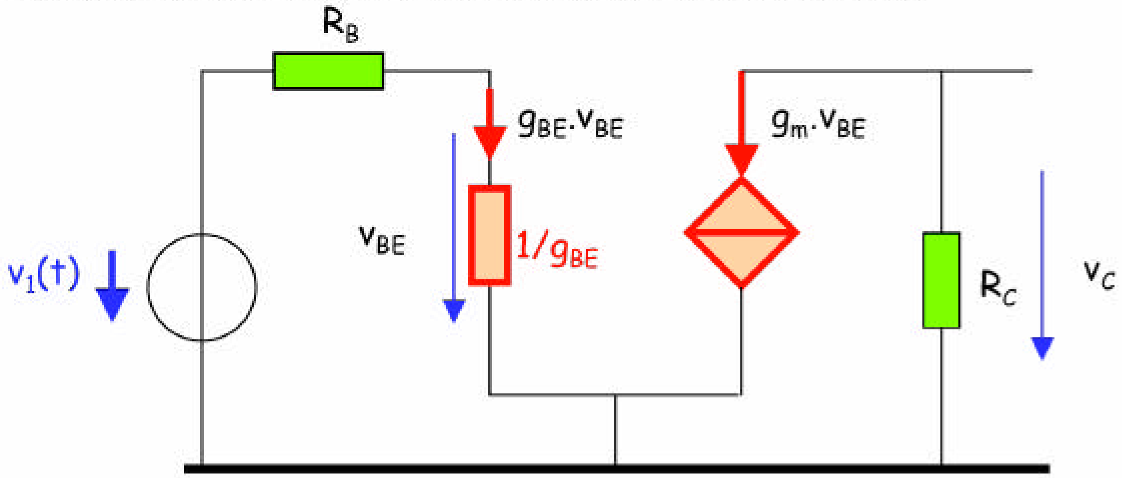
Le pire cas est l'amplitude positive qui donne 1.04 V
On peut calculer la valeur de la résistance qui donnerait une valeur optimale $R_C = (V_{CC} - V_{C0OPTIMALE})/I_{C0} = 894\ \Omega$

Φ2 - Paramètres petits signaux (gm et gbe):

On exploite directement les formules vues en cours pour calculer les paramètres petits signaux :

- $gbe = \dfrac{gm}{\beta} = 10^{-3}\ \Omega^{-1}\ ou\ encore, \dfrac{1}{gbe} = 10^3\ \Omega$
- $gbe = \dfrac{gm}{\beta} = 10^{-3}\ \Omega^{-1}\ ou\ encore, \dfrac{1}{gbe} = 10^3\ \Omega$

On dispose alors du schéma pour accroissement suivant:



- On a substitué le transistor par son modèle (gm et 1/gbe)
- On a rajouté les deux résistances R_C et R_B
- A noter que R_C est aussi reliée à la masse, car pour les variations, V_{CC} n'a aucune contribution

Φ3 - Calcul des variations:

On travaille directement sur le schéma pour accroissement précédent. On va développer puis commenter les calculs en trois étapes:

1) Observons le rapport d'amplitude (gain) entre v_C et v_{BE}. v_C correspond à la tension aux bornes de la résistance R_C.

Soit $v_C = R_C.(-gm.v_{BE})$ (Attention le courant et la tension sont de sens opposés)

On en déduit le gain $A_{V1} = v_C/v_{BE} = -\, gm.R_C = -40$

Commentaires: Le signe précise uniquement qu'il y a un déphasage entre v_{BE} et v_C. Par contre, un gain de 40 indique qu'il y a amplification.

On note que si on avait pris la résistance optimale de 894 Ω, nous aurions obtenu un gain plus important encore (-179)

2) Observons le rapport d'amplitude entre $v_1(t)$ et v_{BE}. $v_1(t)$ est le signal à l'entrée que l'on veut amplifier.

Le rapport $A_{V2} = v_{BE}/v_1$ est obtenu directement par l'observation du diviseur résistif:

$$A_{V2} = \frac{1/gbe}{R_B + 1/gbe} = \frac{10^3}{10^3 + 10^5} \approx 10^{-2}$$

On constate que ce gain est en fait une très forte atténuation.

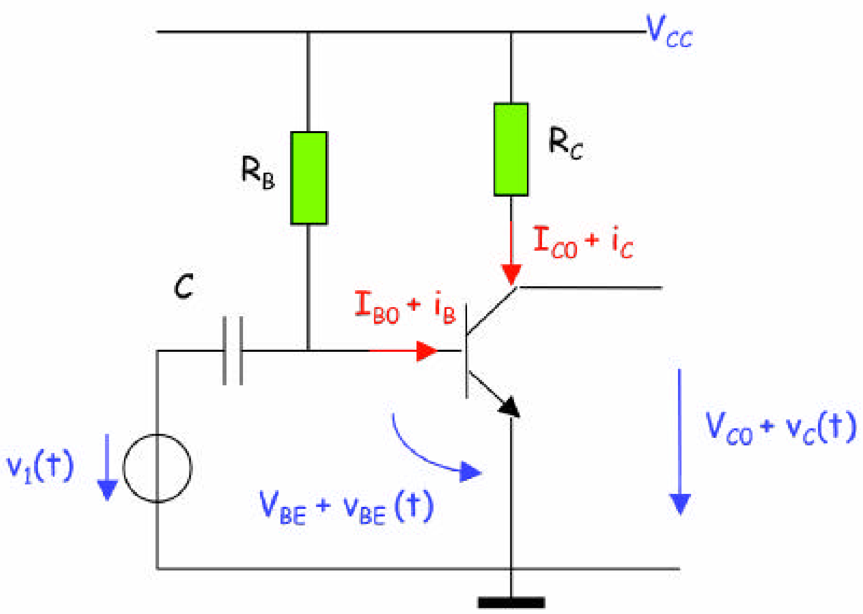
3) **Le gain effectif global $A_{V0} = v_C/v_1 = A_{V1} * A_{V2} = -0.4$**

Globalement il y a bien amplification, mais celle-ci est de très mauvaise qualité, globalement il s'agit même d'une atténuation.

On note qu'avec la résistance optimale de 894 Ω, nous aurions obtenu un gain de -1.79 qui aurait à peine représenté une amplification.

On apprend grâce aux techniques de polarisation, à améliorer significativement ce gain.

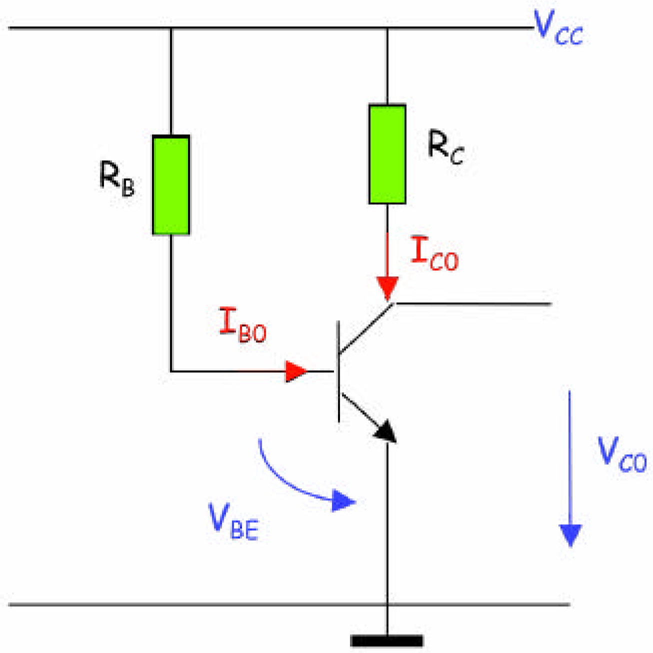
<u>On propose d'analyser le gain du montage suivant (dia 17 du cours)</u>



La méthodologie se développe encore en trois phases :

Φ1 - Polarisation:

On part de l'hypothèse que le transistor est en mode actif direct.
Pour l'analyse de la polarisation (en DC), on considère le condensateur comme un circuit ouvert et les variations nulles. Le montage est réduit au schéma ci-dessous :



Les paramètres à calculer sont I_{B0}, I_{C0} et V_{C0}
On peut déjà poser que V_{E0} = 0V (par construction) et $V_{B0} = V_{E0} + Uj = 0.7V$

On en déduit que:

- $I_{B0} = \dfrac{V_{CC} - Uj}{R_B} = 93\,\mu A$
- $I_{C0} = \beta I_B = 18.6\,mA$
- $V_{C0} = V_{CC} - R_C.I_C = 6.28\,V$

Avec cette valeur de V_C, on peut affirmer que le transistor, en polarisation, fonctionne dans le mode **actif direct**

Remarque:
Cette valeur est plus proche de la tension optimale

$$V_{C0OPTIMALE} = (V_{CC} + Uj)/2 = 5.35\ V$$

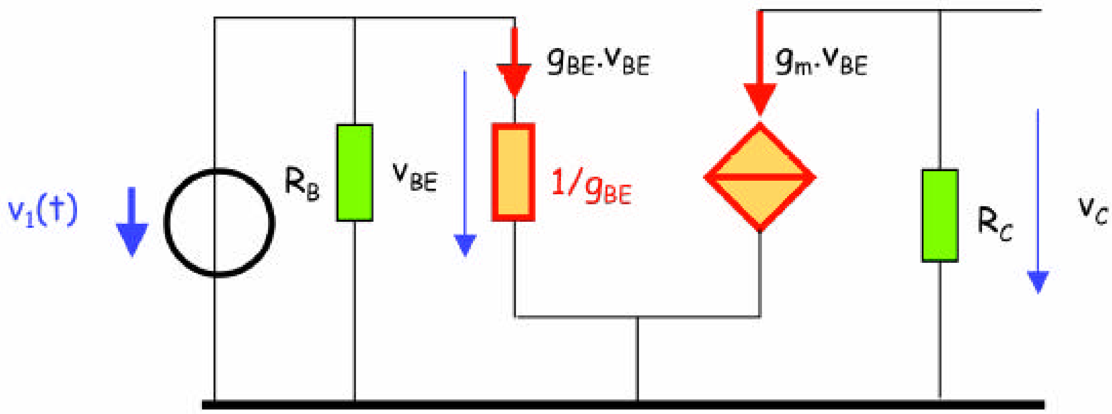
On a amélioré cette situation sans toucher à la résistance R_C mais en augmentant le courant I_{C0} (grâce à la polarisation)

Φ2 - Paramètres petits signaux (gm et gbe):

On peut calculer les paramètres petits signaux :

- $gm = \frac{I_{C0}}{U_T} = 0.715\ \Omega^{-1}$
- $gbe = \frac{gm}{\beta} = 3.56\ 10^{-3}\ \Omega^{-1}\ ou\ encore, \frac{1}{gbe} = 280\ \Omega$

On dispose alors du schéma pour accroissement suivant:



- On a substitué le transistor par son modèle (gm et 1/gbe)
- On a rajouté les deux résistances R_C et R_B
- A noter que R_C est aussi reliée à la masse, car pour les variations, V_{CC} n'a aucune contribution
- A noter aussi que R_B est en parallèle avec 1/gbe et non plus en série comme précédemment ce qui va influencer significativement le gain global.

Φ3 - Calcul des variations:

On travaille directement sur le schéma pour accroissement ci-dessus.

On va développer puis commenter les calculs en deux étapes:

1) Observons le rapport d'amplitude (gain) entre v_C et v_{BE}. v_C correspond à la tension aux bornes de la résistance R_C.

Soit $v_C = R_C.(-gm.v_{BE})$ (Attention le courant et la tension sont de sens opposés)

On en déduit le gain **$A_{V1} = v_C/v_{BE} = -\ gm.R_C = -143$**

Commentaires: Le signe précise uniquement qu'il y a un déphasage entre v_{BE} et v_C. Par contre, un gain de -143 est important.

2) Observons le rapport d'amplitude entre $v_1(t)$ et v_{BE}. $v_1(t)$ est le signal à l'entrée que l'on veut amplifier.

Le rapport $A_{V2} = v_{BE}/v_1 = 1$ car v1(t) est directement appliqué sur la base (grâce à la présence de la capacité de couplage)

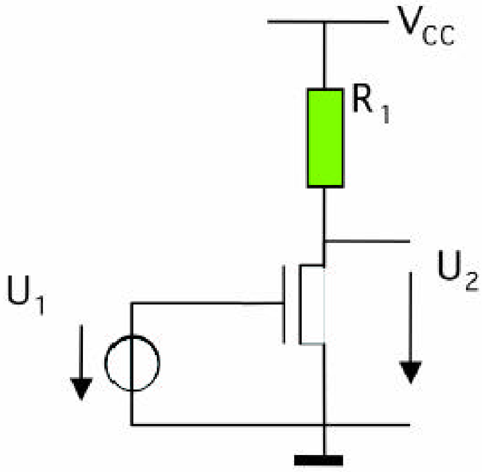
3) Le gain effectif global $A_{V0} = v_C/v_1 = A_{V1} * A_{V2} = -143$

Globalement il y a bien amplification.

EXRCICES SUR MOS

Exercice 1

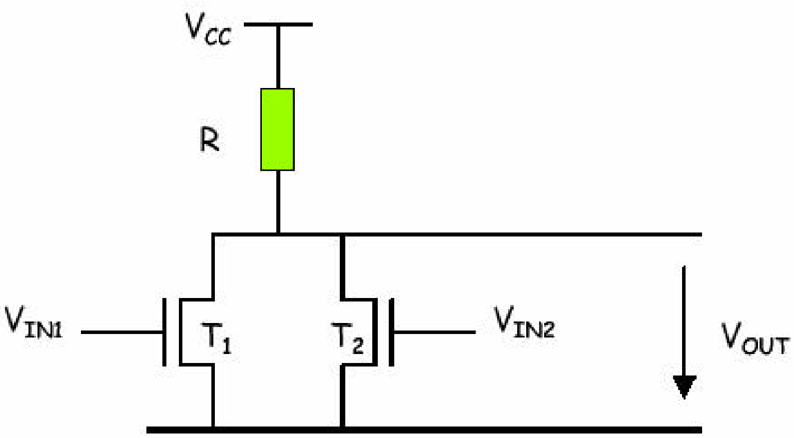
Soit le montage de la figure suivante utilisant un transistor MOS.



1. Pour quelles valeurs de U_1 le transistor ne conduit-il pas?
2. Quelle est la condition sur U_2 pour que le MOS soit en saturation?
3. Dessiner dans un plan (U_1; U_2) l'allure de la courbe $U_2 = f(U_1)$ en précisant les différentes zones de fonctionnement du transistor.
4. Calculer avec les modèles donnés en cours les points limites entre les différentes zones de fonctionnement.

Application numérique: $V_T = 0.5$ V $R_1 = 10$ kΩ $K = 50$ µA/V^2 $V_{CC} = 4.5$ V

Exercice 2

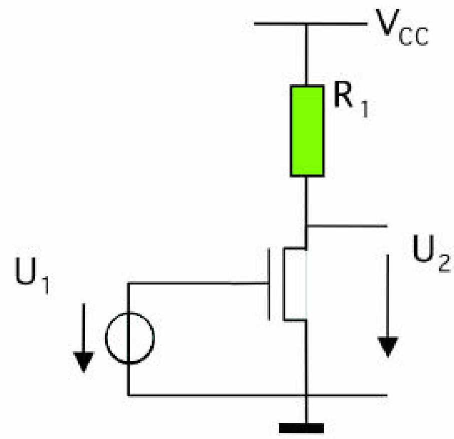


$V_{CC} = 5$ V, $V_T = 0.5$ V, $K_1 = K_2 = 50$ µA/V^2

1) On donne $V_{IN1} = 5$ V et $V_{IN2} = 0$ V.
 - Quel est le mode de fonctionnement de chaque transistor ?
 - Déterminer R pour avoir $V_{OUT} = 2$ V.
2) On donne $V_{IN1} = 5$ V et $V_{IN2} = 5$ V.
 - Quel est le mode de fonctionnement de chaque transistor ?
 - En gardant le même R, calculer V_{OUT} .
3) On donne $V_{IN1} = 1$ V et $V_{IN2} = 1$ V.
 - Quel est le mode de fonctionnement de chaque transistor ?
 - En gardant le même R, calculer V

CORRIGE

Exercice 1 : On propose le montage suivant :

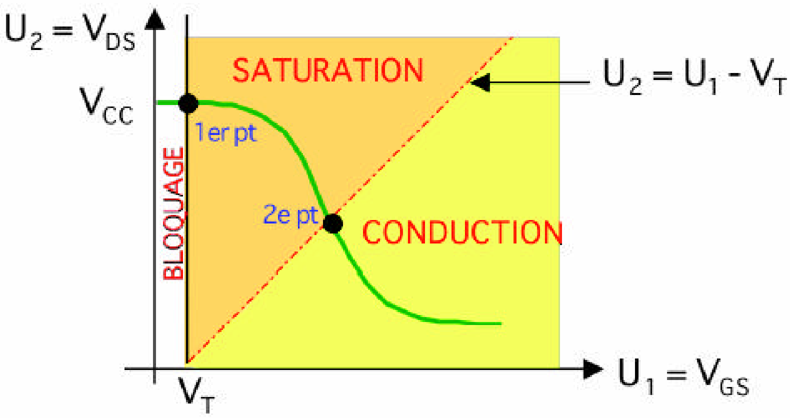


On donne : $V_T = 0.5$ V $R_1 = 10$ kΩ $K = 50$ μA/V2 $V_{CC} = 4.5$ V

1. Pour quelles valeurs de U_1 le transistor ne conduit-il pas?
   C'est une simple définition du cours . Il faut que **$U_1 < V_T$**
   U_1 correspond à la tension V_{GS} définie dans le cours.

2. Quelle est la condition sur U_2 pour que le MOS soit en saturation?
   Ici encore, il s'agit d'une définition du cours : Il faut que **$U_2 > U_1 - V_T$**
   U_2 correspond à la tension V_{DS} définie dans le cours, et $U_1 - U_T = V_{GS} - V_T$ correspond à la limite de la saturation

3. Dessiner dans un plan (U_1; U_2) l'allure de la courbe $U_2 = f(U_1)$ en précisant les différentes zones de fonctionnement du transistor.



Il y a trois zones de fonctionnement décrites sur le plan, définies avec des conditions spécifiques :

- Zone de Blocage : lorsque $U_1 < V_T$
- Zone de Saturation : lorsque $U_1 > V_T$ et $U_2 > U_1 - V_T$ (droite séparant les deux plans de saturation et de conduction)
- Conduction : lorsque $U_1 > V_T$ et $U_2 < U_1 - V_T$

L'allure des courbes peut être déterminée grâce aux équations du cours :

- Dans la zone bloquée, le courant est nul, il n'y a donc pas de courant traversant R_1 et donc pas de chute de potentiel (nous sommes sur un **« plat »**. $U_2 = V_{CC}$
- Dans la zone saturée, le courant s'exprime sous la forme :

$$I_D = \frac{K}{2}.(V_{GS} - V_T)^2 = \frac{K}{2}.(U_1 - V_T)^2$$

A noter que K ou β signifient la même chose
L'allure de U_2 est facile à interpréter car nous avons l'équation :

$$U_2 = V_{DS} = V_{CC} - R_1.I_D = V_{CC} - R_1.\frac{K}{2}.(U_1 - V_T)^2$$

Nous voyons bien que U2 est fonction de U1 et que l'allure de cette fonction est une parabole négative ce qui est cohérent avec la courbe précédente.

- Dans la zone linéaire, le courant s'exprime sous la forme :

$$I_D = K.V_{DS}.\left(V_{GS} - V_T - \frac{V_{DS}}{2}\right) = K.U_2.\left(U_1 - V_T - \frac{U_2}{2}\right)$$

ATTENTION : L'allure de U_2 est plus difficile à interpréter et ce qui suit n'est qu'informatif .

Nous posons l'équation :

$$U_2 = V_{DS} = V_{CC} - R_1.I_D = V_{CC} - R_1.K.U_2.\left(U_1 - V_T - \frac{U_2}{2}\right)$$

C'est une équation du second degré :

$$R_1K.U_2{}^2 - U_2\left[1 + R_1K\left(U_1 - V_T\right)\right] + V_{CC} = 0$$

$$de\ la\ forme : aU_2^2 - bU_2 + c = 0$$

qui admet deux racines :

$$U_{21} = \frac{-b + \sqrt{b^2 - 4ac}}{2a} \quad et \quad U_{22} = \frac{-b - \sqrt{b^2 - 4ac}}{2a} \quad ou\ encore$$

$$U_{21} = \frac{1 + R_1K\left(U_1 - V_T\right) + \sqrt{\left(1 + R_1K\left(U_1 - V_T\right)\right)^2 - 4V_{CC}R_1K}}{2R_1K} \quad et$$

$$U_{22} = \frac{1 + R_1K\left(U_1 - V_T\right) - \sqrt{\left(1 + R_1K\left(U_1 - V_T\right)\right)^2 - 4V_{CC}R_1K}}{2R_1K}$$

les racines sont des fonctions de U_1
En effectuant un développement limité de la racine carrée (développement limité au premier ordre), nous trouverions que U_2 a la forme 1/X ($1/U_1$), ce qui est compatible avec l'allure obtenue .
En effet :

$$U_{22} = \frac{1+R_1K\left(U_1-V_T\right)-\sqrt{\left(1+R_1K\left(U_1-V_T\right)\right)^2-4V_{CC}R_1K}}{2R_1K} =$$

$$\frac{\left[1+R_1K\left(U_1-V_T\right)\right]-\left[1+R_1K\left(U_1-V_T\right)\right].\sqrt{1-\frac{4V_{CC}R_1K}{\left[1+R_1K\left(U_1-V_T\right)\right]^2}}}{2R_1K}$$

$$de\ la\ forme: \frac{\alpha-\alpha\sqrt{1-\frac{\beta}{\alpha^2}}}{\lambda} \approx \frac{\alpha-\alpha+\frac{1}{2}\alpha\frac{\beta}{\alpha^2}}{\lambda} = \frac{1}{2}\frac{\beta}{\lambda}.\frac{1}{\alpha}$$

$$or\ \ \alpha = 1+R_1K\left(U_1-V_T\right)\ ce\ qui\ donne\ bien\ la\ forme: \frac{1}{U_1}$$

4. Calculer avec les modèles donnés en cours les points limites entre les différentes zones de fonctionnement.

1er point : limite entre blocage et saturation: **$U_1 = V_T$**

2ème point: Trois courbes passent par ce point :

- Nous sommes à la limite de la zone de saturation et l'équation $U_2 = V_{DS} = V_{CC} - R_1.I_D = V_{CC} - R_1.\frac{K}{2}.\left(U_1-V_T\right)^2$ est toujours valable
- Nous sommes aussi à la limite de la zone de linéaire et l'équation $U_2 = V_{DS} = V_{CC} - R_1.I_D = V_{CC} - R_1.K.U_2.\left(U_1 - V_T - \frac{U_2}{2}\right)$ est aussi valable
- Enfin, les plans sont séparés par l'équation de la droite qui passe aussi par ce point : $U_2 = U_1 - V_T$

  Il suffit d'égaliser deux courbes pour calculer les coordonnées de ce point. Celle de la zone linéaire est trop complexe :

  Nous gardons donc :

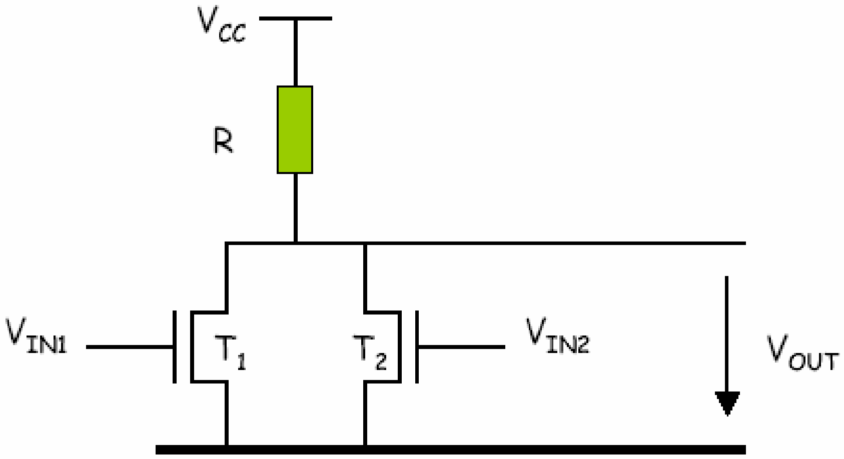
$$\left.\begin{aligned} U_2 &= V_{cc} - R_1\frac{K}{2}(U_1-V_T)^2 \\ U_2 &= U_1 - V_T \end{aligned}\right\} ce\ qui\ donne\ U_1 - V_T = V_{cc} - R_1\frac{K}{2}(U_1-V_T)^2$$

de la forme : $X = V_{cc} - R_1\frac{K}{2}(X)^2$ où $X = U_1 - V_T = \frac{-1+\sqrt{1+2R_1.K.V_{cc}}}{R_1.K}$

Ce qui donne finalement la limite entre saturation et conduction:

$U_2 = U_1 - V_T = 2.69V$ et $U_1 = 3.19\ V$

Exercice 2: On propose le montage suivant



Vcc = 5 V, V_T = 0.5 V, K1 = K2 = 50 µA/V^2

1) On donne V_{IN1} = 5 V et V_{IN2} = 0 V.

- Quel est le mode de fonctionnement de chaque transistor ?
- Déterminer R pour avoir V_{OUT} = 2 V.

Dans ces conditions, il est clair que le transistor T_2 est bloqué, alors que le transistor T_1 conduit.
Reste à savoir si T_1 conduit dans le mode saturé ou linéaire.

On part du principe que V_{OUT} = 2 V.

Nous avons alors:

$$V_{IN1} - V_T = V_{GS1} - V_T = 4.5\ V = V_{DSsat} = V_{OUTsat} > V_{OUT} = 2\ V$$

Cette condition indique que **le transistor est dans le mode linéaire.**

Posons les équations:

$$I_{DS} = K.V_{DS}.(V_{GS} - V_T - \frac{V_{DS}}{2}) = 350\ \mu A$$

La résistance nécessaire pour garantir une tension de sortie V_{OUT} = 2V vaut alors

$$R = \frac{(V_{CC} - V_{DS})}{I_{DS}} = 8.57\ k\Omega$$

2) On donne V_{IN1} = 5 V et V_{IN2} = 5 V.

- Quel est le mode de fonctionnement de chaque transistor ?
- En gardant le même R, calculer V_{OUT} .

Il est "***probable***" que le courant total absorbé par les deux transistors sera plus élevé que dans le cas précédent. La chute de potentiel sera donc plus importante, ce qui se traduira par V_{OUT} < 2V

Dans ces conditions, les deux transistors se retrouveront dans **la zone linéaire de conduction.**

On part du principe que les deux transistors sont identiques.

$$I_{DSTotal} = 2\,I_{DS} = 2.K.V_{DS}.(V_{GS} - V_T - \frac{V_{DS}}{2})$$

soit : $V_{DS} = V_{CC} - R.I_{DSTotal} = V_{CC} - 2.R.K.V_{DS}.(V_{GS} - V_T - \frac{V_{DS}}{2})$

ce qui nous donne une équation du second degré:

$$R.K.V_{DS}^2 - [2.R.K.(V_{GS} - V_T) + 1]V_{DS} + V_{CC} = 0$$

de la forme $ax^2 + bx + c = 0$

avec $a = R.K = 0.428$, $b = -[2.R.K.(V_{GS} - V_T) + 1] = -4.856$ et $c = V_{CC} = 5$

Nous avons deux racines de la forme:

$$V_{DS1} = \frac{-b + \sqrt{\Delta}}{2a} = 10.24\text{ V}$$ (ce qui est impossible, puisque $V_{CC} = 5V$)

$$V_{DS2} = \frac{-b - \sqrt{\Delta}}{2a} = \; = 1.102\text{ V}$$ **(ce qui est OK)**

3) On donne $V_{IN1} = 1$ V et $V_{IN2} = 1$ V.

- Quel est le mode de fonctionnement de chaque transistor ?
- En gardant le même R, calculer V_{OUT} .

Avec ces conditions, les deux transistors vont conduire, puisque $V_{GS} > V_T$, mais il est probable qu'ils fonctionneront dans le mode saturé.

Le plus simple est d'admettre cette hypothèse, car les équations dans ce mode sont plus simples à résoudre.

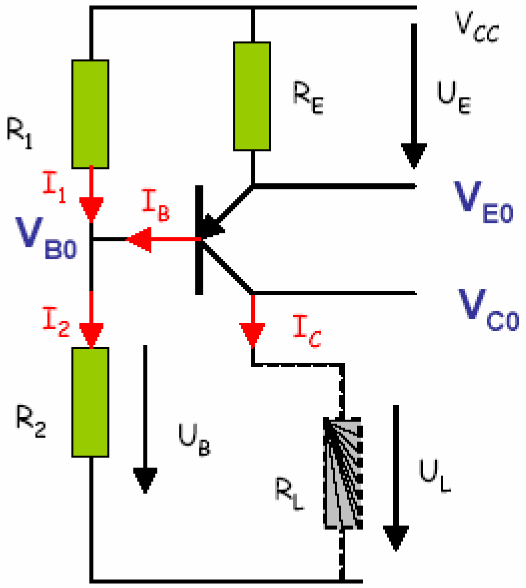
Soit $I_{DS1} = I_{DS2} = \frac{K}{2}(V_{GS} - V_T)^2$

$I_{DSTotal} = 2\,I_{DS1} = K.(V_{GS} - V_T)^2$

Or $V_{DS} = V_{CC} - R.I_{DSTotal} = V_{CC} - 2.R.I_{DS} = V_{CC} - R.K.(V_{GS} - V_T)^2 = 4.893\text{ V}$

Ce qui est la preuve que $V_{DS} = 4.893V > V_{DSsat} = V_{GS} - V_T = 0.5V$

Exercice 3



Attention à ne pas confondre U_E aux bornes de R_E et V_{E0} tension à l'émetteur

a) Soit I_1 le courant circulant dans R_1 et I_2 le courant circulant dans R_1

Nous allons faire la double hypothèse que:

- I_B est négligeable devant I_1 est I_2
- Le transistor est dans le mode actif direct

La première hypothèse sera vérifiée lorsque les résultats numériques des courants seront obtenus. Pour la seconde hypothèse, il faudra se reporter au point b) où l'on cherchera justement le domaine dans lequel cette hypothèse est valable

Si I_B est négligeable, on peut considérer que $I_1 = I_2$ et donc que la tension V_{B0} se calcule à partir d'un simple diviseur résistif.

$$V_{B0} = \frac{R_2}{R_1 + R_2} V_{CC} = 4.06 \text{ V}$$

D'autre part, la diode D_{EB} conduit car elle est placée dans une branche où la tension à ses bornes vaut V_{CC}, donc bien supérieure à Uj

V_{E0} (*tension à l'émetteur*) = $V_{B0} + U_j = 4.76$ V

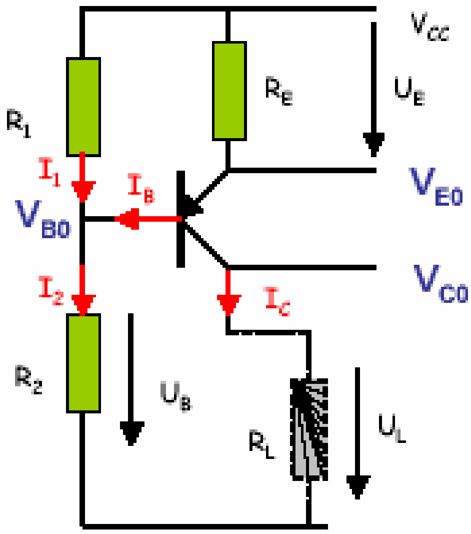
U_E (*tension aux bornes de R_E*) = $V_{CC} - V_{E0} = 5.24$ V

De la tension U_E aux bornes de R_E, on peut calculer le courant I_E qui est quasiment égal à I_C puisque I_B négligeable.

$$I_C \approx I_E = \frac{U_E}{R_E} = 1{,}94 \text{ mA}$$

On constate que l'expression de I_C peut encore s'écrire:

Exercice 3



Attention à ne pas confondre U_E aux bornes de R_E et V_{E0} tension à l'émetteur

a) Soit I_1 le courant circulant dans R_1 et I_2 le courant circulant dans R_1

Nous allons faire la double hypothèse que:

- I_B est négligeable devant I_1 est I_2
- Le transistor est dans le mode actif direct

La première hypothèse sera vérifiée lorsque les résultats numériques des courants seront obtenus. Pour la seconde hypothèse, il faudra se reporter au point b) où l'on cherchera justement le domaine dans lequel cette hypothèse est valable

Si I_B est négligeable, on peut considérer que $I_1 = I_2$ et donc que la tension V_{B0} se calcule à partir d'un simple diviseur résistif.

$$V_{B0} = \frac{R_2}{R_1 + R_2} V_{CC} = 4.06 \text{ V}$$

D'autre part, la diode D_{EB} conduit car elle est placée dans une branche où la tension à ses bornes vaut V_{CC}, donc bien supérieure à Uj

V_{E0} (*tension à l'émetteur*) = $V_{B0} + U_j = 4.76$ V

U_E (*tension aux bornes de R_E*) = $V_{cc} - V_{E0} =$ 5.24 V

De la tension U_E aux bornes de R_E, on peut calculer le courant I_E qui est quasiment égal à I_C puisque I_B négligeable.

$$I_C \approx I_E = \frac{U_E}{R_E} = 1{,}94 \text{ mA}$$

On constate que l'expression de I_C peut encore s'écrire:

$$I_C = \frac{V_{CC} - V_{B0} - Uj}{R_E} = \frac{V_{CC} - V_{CC}\dfrac{R_2}{R_1 + R_2} - Uj}{R_E} = \frac{V_{CC}\dfrac{R_1}{R_1 + R_2} - Uj}{R_E}$$

L'expression ne dépend pas de R_L. On a bien une source de courant qui est indépendante de la charge R_L

On peut vérifier la première hypothèse:

$$I_B = \frac{I_C}{\beta} \approx 9{,}66\ \mu A$$

$$I_1 = \frac{V_{cc}}{R_1 + R_2} = 0{,}725\ mA \quad >> \quad I_B \approx 9{,}7\ \mu A \qquad \Rightarrow \text{Hypothèse vérifiée}$$

Pour vérifier la seconde hypothèse, il est nécessaire de calculer V_{C0} et donc de connaître la valeur de la résistance R_L. C'est l'objet de la question suivante.

b) Il faut que le transistor reste en mode actif Direct, c'est à dire pour un PNP:

$$V_{B0} \geq V_{C0} = U_L = I_C R_L$$

La condition limite qui assure encore ce mode est obtenue lorsque :

$$I_C R_L = V_{B0}$$

d'où l'on extrait $\mathbf{R_L} = \dfrac{V_{B0}}{I_C} = \mathbf{2{,}1\ k\Omega}$

Cette valeur de R_L est évidemment la limite maximale, sinon la jonction base-collecteur devient passante et le transistor entre en saturation.