

BREVET DE TECHNICIEN SUPÉRIEUR / SESSION 2026

FILIERE INDUSTRIELLE : SYSTEMES ELECTRONIQUES ET INFORMATIQUES

EPREUVE :

ETUDE D'UN SYSTEME TECHNIQUE

Durée : 5 H

Coefficient : 5

*Cette épreuve comporte quinze (15) pages numérotées 1/15 à 15/15.
Calculatrice scientifique autorisée.*

Le sujet comporte quatre parties indépendantes désignées partie A, partie B, partie C et partie D.

PARTIE A : HORLOGE NUMERIQUE

On souhaite concevoir une horloge numérique électronique capable :

- d'afficher les heures, minutes et secondes,
- de fonctionner en mode 24 heures,
- d'utiliser des afficheurs 7 segments,
- d'être réglable par boutons poussoirs.

Le système devra être réalisé à partir de circuits logiques numériques et de composants électroniques standards.

1-Etude fonctionnelle

1-1 Définir les termes suivants :

- a) une horloge numérique
- b) un signal d'horloge
- c) un compteur numérique

1-2 Donner le rôle des blocs suivants :

- a) Oscillateur,
- b) Diviseur de fréquence,
- c) Compteur BCD,
- d) Décodeur BCD/7 segments,
- e) Afficheur 7 segments.

1-3 Établir le schéma bloc fonctionnel complet de l'horloge numérique.

2- Base de temps

L'horloge utilise un quartz de fréquence $f = 32768 \text{ Hz}$

'90A, 'LS90
BCD COUNT SEQUENCE
(See Note A)

COUNT	OUTPUT			
	Q _D	Q _C	Q _B	Q _A
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	L	H	L	H
6	L	H	H	L
7	L	H	H	H
8	H	L	L	L
9	H	L	L	H

'90A, 'LS90
BI-QUINARY (5-2)
(See Note B)

COUNT	OUTPUT			
	Q _A	Q _D	Q _C	Q _B
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	H	L	L	L
6	H	L	L	H
7	H	L	H	L
8	H	L	H	H
9	H	H	L	L

'92A, 'LS92
COUNT SEQUENCE
(See Note C)

COUNT	OUTPUT			
	Q _D	Q _C	Q _B	Q _A
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	L	H	L	H
6	H	L	L	L
7	H	L	L	H
8	H	L	H	L
9	H	L	H	H
10	H	H	L	L
11	H	H	L	H

'90A, 'LS90
RESET/COUNT FUNCTION TABLE

RESET INPUTS				OUTPUT			
R ₀₍₁₎	R ₀₍₂₎	R ₉₍₁₎	R ₉₍₂₎	Q _D	Q _C	Q _B	Q _A
H	H	L	X	L	L	L	L
H	H	X	L	L	L	L	L
X	X	H	H	H	L	L	H
X	L	X	L	COUNT			
L	X	L	X	COUNT			
L	X	X	L	COUNT			
X	L	L	X	COUNT			

'93A, 'LS93
COUNT SEQUENCE
(See Note C)

COUNT	OUTPUT			
	Q _D	Q _C	Q _B	Q _A
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	L	H	L	H
6	L	H	H	L
7	L	H	H	H
8	H	L	L	L
9	H	L	L	H
10	H	L	H	L
11	H	L	H	H
12	H	H	L	L
13	H	H	L	H
14	H	H	H	L
15	H	H	H	H

'92A, 'LS92, '93A, 'LS93
RESET/COUNT FUNCTION TABLE

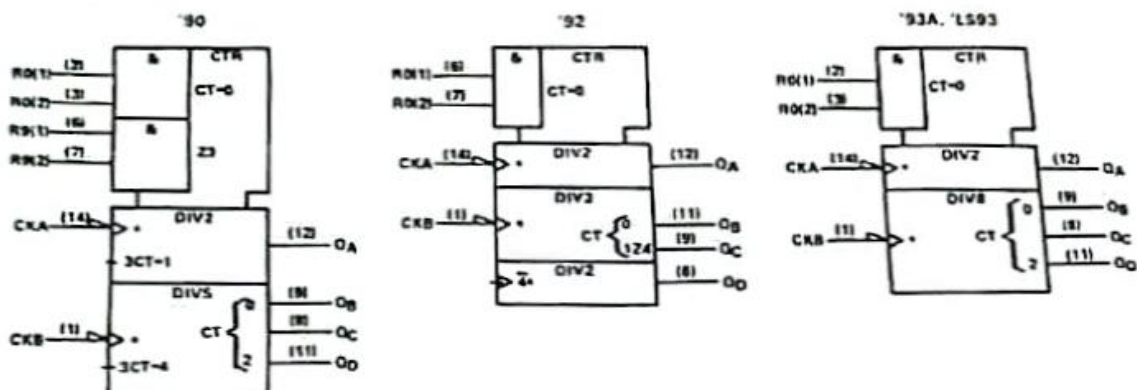
RESET INPUTS		OUTPUT			
R ₀₍₁₎	R ₀₍₂₎	Q _D	Q _C	Q _B	Q _A
H	H	L	L	L	L
L	X	COUNT			
X	L	COUNT			

- NOTES: A. Output Q_A is connected to input CK_B for BCD count.
 B. Output Q_D is connected to input CK_A for bi-quinary count.
 C. Output Q_A is connected to input CK_B.
 D. H = high level, L = low level, X = irrelevant

SN5490A, SN5492A, SN5493A, SN54LS90, SN54LS92, SN54LS93
SN7490A, SN7492A, SN7493A, SN74LS90, SN74LS92, SN74LS93
DECADE, DIVIDE-BY-TWELVE AND BINARY COUNTERS

SOLDIERS - MARCH 1974 - REVISED MARCH 1980

logic symbols†



[†]These symbols are in accordance with ANSI/IEEE Std. 91-1984 and IEC Publication 617-12.

ANNEXE DOCUMENT CONSTRUCTEUR

SN5490A, SN5492A, SN5493A, SN54LS90, SN54LS92, SN54LS93
SN7490A, SN7492A, SN7493A, SN74LS90, SN74LS92, SN74LS93
DECADE, DIVIDE-BY-TWELVE AND BINARY COUNTERS

NEW YORK: BARNES & NOBLE, 1994. Pp. 128. \$14.95.

90A. 1590 . . . Decade Counters

92A, 1S92 . . . Divide By-Twelve Counters

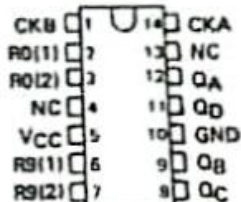
93A, 1S93 . . . 4-Bit Binary Counters

SN5490A, SN54LS90 J OR W PACKAGE

SN7490A . N PACKAGE

SN74LS90 D G R N PACKAGE

(TOP VIEW)



TYPES

TYPICAL
POWER DISSIPATION

90A 145 mW

92A, 93A 130 mW

LS90, LS92, LS93 45 mW

description

Each of these monolithic counters contains four master-slave flip-flops and additional gating to provide a divide-by-two counter and a three-stage binary counter for which the count cycle length is divide-by-five for the '90A and 'LS90, divide-by-six for the '92A and 'LS92, and the divide-by-eight for the '93A and 'LS93.

All of these counters have a gated zero reset and the '90A and 'LS90 also have gated set-to-nine inputs for use in BCD nine's complement applications.

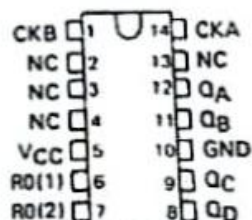
To use their maximum count length (decade, divide-by-twelve, or four-bit binary) of these counters, the CKB input is connected to the Q_A output. The input count pulses are applied to CKA input and the outputs are as described in the appropriate function table. A symmetrical divide-by-ten count can be obtained from the '90A or 1S90 counters by connecting the Q_D output to the CKA input and applying the input count to the CKB input which gives a divide-by-ten square wave at output Q_A .

SN5492A, SN54LS92 . . . J OR W PACKAGE

SN7492A . . . N PACKAGE

SN74LS92 . . . D OR N PACKAGE

(TOP VIEW)

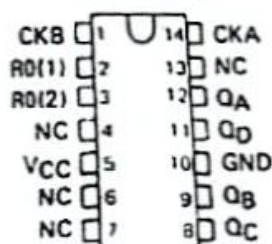


SN5493A, SN54LS93 . . . J OR W PACKAGE

SN7493 . . N PACKAGE

SN74LS93 . . . D OR N PACKAGE

(TOP VIEW)



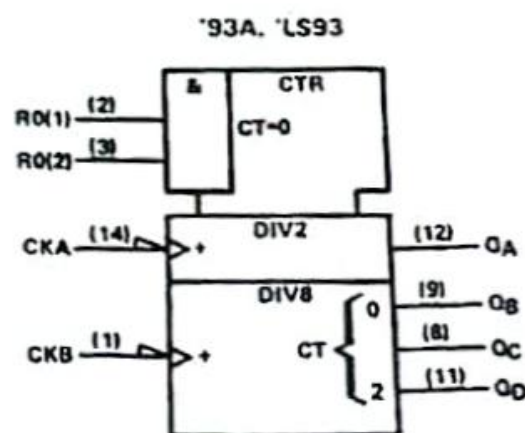
- 2-1 Pourquoi cette fréquence est-elle souvent utilisée dans les horloges numériques ?
 2-2 Calculer le facteur de division nécessaire pour obtenir un signal de 1 Hz.
 2-3 Déterminer le nombre minimal de bascules nécessaires pour réaliser cette division.
 3-Compteur des secondes

Le compteur des secondes doit compter de : 00 → 59

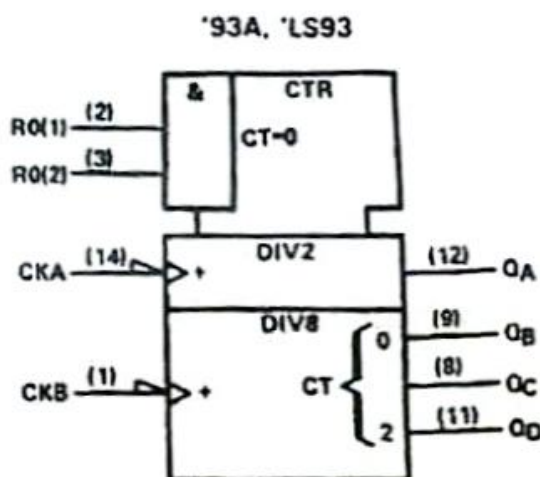
3-1 Quel type de compteur faut-il utiliser ?

3-2 On utilise le circuit intégré 74LS93 (document constructeur en annexe) pour la réalisation du système de comptage.

- Donner la famille logique du 74LS93
- Que signifie le terme LS ? Donner les avantages de cette sous-famille.
- A partir du schéma fonctionnel du 74LS93 donné ci-dessous, représenter les connexions à effectuer pour réaliser un compteur pour les unités (Modulo 10),

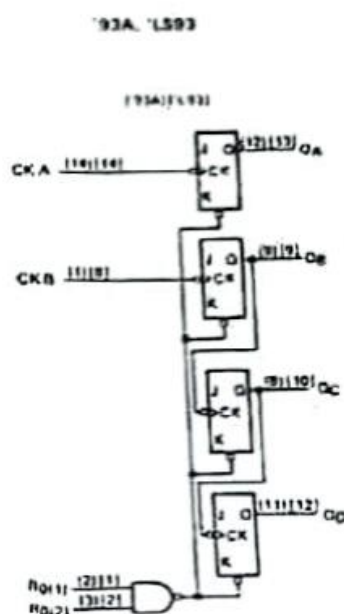
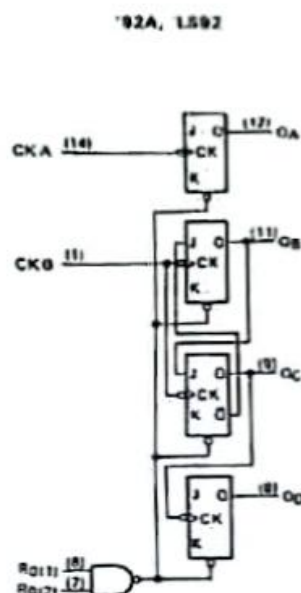
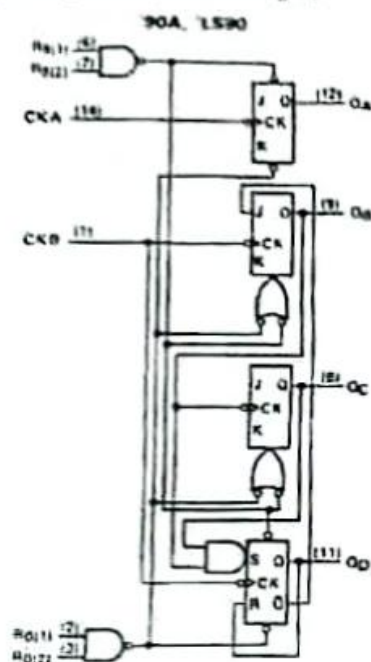


- A partir du schéma fonctionnel du 74LS93 donné ci-dessous, représenter les connexions à effectuer pour réaliser un compteur pour les dizaines (Modulo 6),



- Déduire le schéma du compteur des secondes

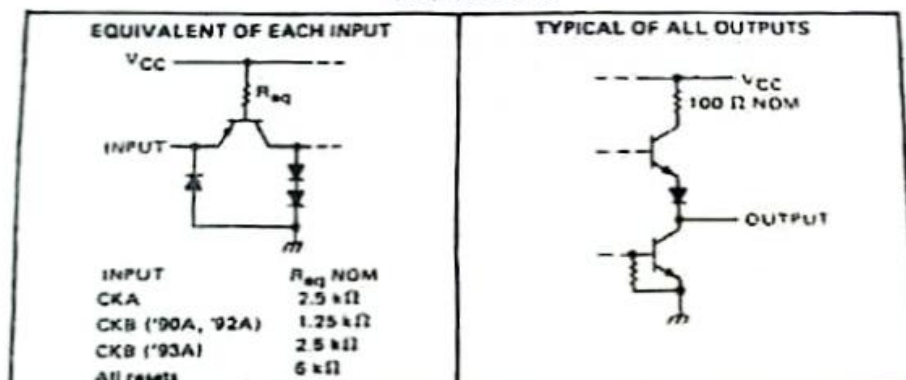
logic diagrams (positive logic)



The J and K inputs shown without connection are for reference only and are functionally as a high level.
Pin numbers shown in () are for the 'LS93 and '93A and pin numbers shown in [] are for the '54LS93.

schematics of inputs and outputs

'90A, '92A, '93A



CNY70

vishay Telefunken

**Absolute Maximum Ratings****Input (Emitter)**

Parameter	Test Conditions	Symbol	Value	Unit
Reverse voltage		V_R	5	V
Forward current		I_F	50	mA
Forward surge current	$t_p \leq 10 \mu s$	I_{FSM}	3	A
Power dissipation	$T_{amb} \leq 25^\circ C$	P_V	100	mW
Junction temperature		T_J	100	$^\circ C$

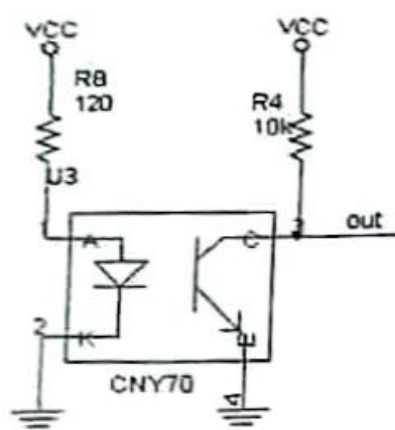
Output (Detector)

Parameter	Test Conditions	Symbol	Value	Unit
Collector emitter voltage		V_{CEO}	32	V
Emitter collector voltage		V_{ECO}	7	V
Collector current		I_C	50	mA
Power dissipation	$T_{amb} \leq 25^\circ C$	P_V	100	mW
Junction temperature		T_J	100	$^\circ C$

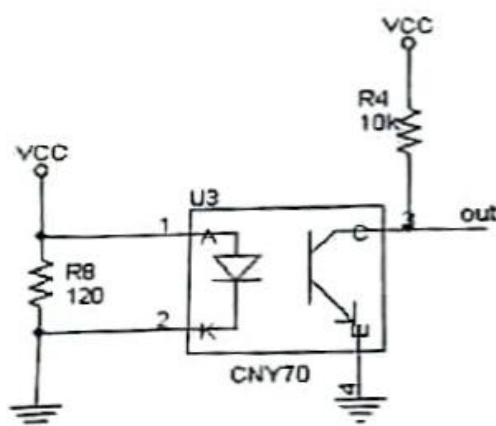
Coupler

Parameter	Test Conditions	Symbol	Value	Unit
Total power dissipation	$T_{amb} \leq 25^\circ C$	P_{tot}	200	mW
Ambient temperature range		T_{amb}	-55 to +85	$^\circ C$
Storage temperature range		T_{stg}	-55 to +100	$^\circ C$
Soldering temperature	2 mm from case, $t \leq 5 s$	T_{sd}	260	$^\circ C$

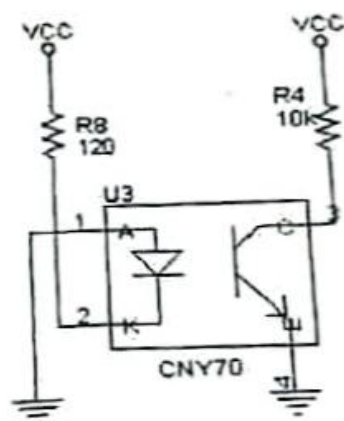
- 7- Quelle est la valeur de V_f lorsque $I_f = 10 \text{ mA}$?
- 8- En plaçant un obstacle réfléchissant au-dessus du composant à une distance de 4.5mm quel est alors le courant collecteur ?
- 9- Dans quelle application peut-on utiliser le CNY70 ?
- Télécommande IR,
 - Détecteur d'objet,
 - Caméra IR ?
- 10- Parmi les montages ci-dessous, lequel est le plus approprié ? Justifier votre réponse.



1



2



3

Electrical Characteristics ($T_{amb} = 25^{\circ}\text{C}$)

Input (Emitter)

Parameter	Test Conditions	Symbol	Min.	Typ.	Max.	Unit
Forward voltage	$I_F = 50 \text{ mA}$	V_F		1.25	1.6	V

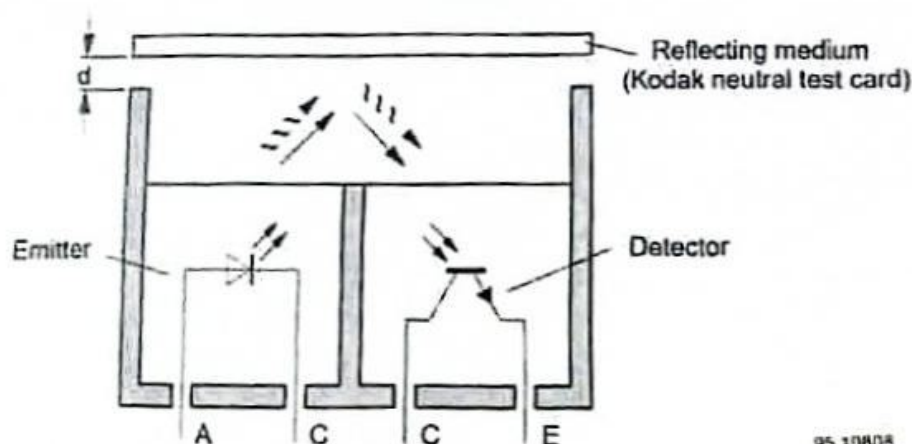
Output (Detector)

Parameter	Test Conditions	Symbol	Min.	Typ.	Max.	Unit
Collector emitter voltage	$I_C = 1 \text{ mA}$	V_{CE0}	32			V
Emitter collector voltage	$I_E = 100 \mu\text{A}$	V_{EC0}	5			V
Collector dark current	$V_{CE} = 20 \text{ V}, I_F = 0, E = 0$	I_{CE0}			200	nA

Coupler

Parameter	Test Conditions	Symbol	Min.	Typ.	Max.	Unit
Collector current	$V_{CE} = 5 \text{ V}, I_F = 20 \text{ mA}, d = 0.3 \text{ mm}$ (figure 1)	$I_C^{(1)}$	0.3	1.0		mA
Cross talk current	$V_{CE} = 5 \text{ V}, I_F = 20 \text{ mA}$ (figure 1)	$I_{CX}^{(2)}$			600	nA
Collector emitter saturation voltage	$I_F = 20 \text{ mA}, I_C = 0.1 \text{ mA}, d = 0.3 \text{ mm}$ (figure 1)	$V_{CEsat}^{(1)}$			0.3	V

¹⁾ Measured with the 'Kodak neutral test card', white side with 90% diffuse reflectance

²⁾ Measured without reflecting medium


95 10808

Figure 1. Test circuit

**CNY70**

Vishay Telefunken

Reflective Optical Sensor with Transistor Output

Description

The CNY70 has a compact construction where the emitting light source and the detector are arranged in the same direction to sense the presence of an object by using the reflective IR beam from the object. The operating wavelength is 950 nm. The detector consists of a phototransistor.

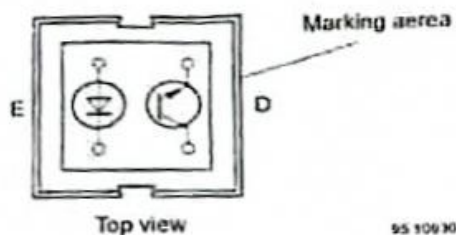


Applications

- Optoelectronic scanning and switching devices i.e., index sensing, coded disk scanning etc. (optoelectronic encoder assemblies for transmission sensing).

Features

- Compact construction in center-to-center spacing of 0.1"
- No setting required
- High signal output
- Low temperature coefficient
- Detector provided with optical filter
- Current Transfer Ratio (CTR) of typical 5%



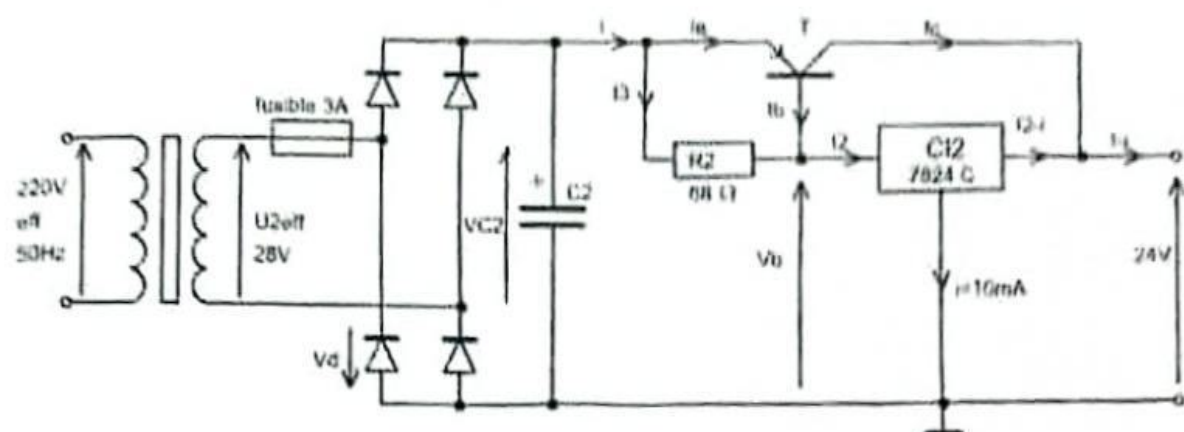
95 10930

Order Instruction

Ordering Code	Sensing Distance	Remarks
CNY70	0.3 mm	

PARTIE C : ALIMENTATION LINEAIRE CONTINUE

Le schéma électronique d'une alimentation linéaire continue est représenté ci-dessous.



On désigne par :

V_d : tension aux bornes d'une diode de redressement lorsqu'elle est passante.

$V_{C2\text{moy}}$: tension moyenne aux bornes du condensateur polarisé C_2

I_{moy} : valeur moyenne du courant i .

β : gain en courant du transistor T.

V_{eb} : tension émetteur- base lorsque le transistor conduit.

On donne :

$V_d = 0,65 \text{ V}$; $V_{C2\text{moy}} = 30 \text{ V}$; $I_{\text{moy}} = 2 \text{ A}$; $\beta = 9$; $V_{eb} = +0,7 \text{ V}$

- 1- Identifier le composant T puis représenter sa structure interne.
- 2- Quel est le rôle du condensateur C_2 ?
- 3- Expliquer le fonctionnement du montage.
- 4- Calculer la valeur moyenne de V_b (sachant que $V_{be} = -0,7 \text{ V}$).
- 5- Déterminer les valeurs numériques moyennes de I_3 , I_e , I_b , I_c et I_2 .
- 6- Déterminer $V_{C2\text{moy}}$. En déduire l'état de T (bloqué, passant (linéaire) ou saturé).
- 7- On considère le courant i négligeable par rapport à I_2 et I_b négligeable par rapport à I_c .
 - 7-1 Déterminer la puissance dissipée par le régulateur intégré CI2.
 - 7-2 Déterminer la puissance dissipée par le transistor T.

PARTIE D : ETUDE DU CIRCUIT CNY70

Cette partie porte sur le circuit CNY70 dont la documentation du constructeur est donnée en dessous des questions.

- 1- Quel type de lumière est émise par la LED du CNY70 ?
- 2- Quelle est la tension inverse maximale de la LED du CNY70 ?
- 3- Quelle est le courant direct maximum de la LED ?
- 4- Quelle est la valeur maximale de $V_{CE\text{sat}}$ du transistor du CNY70 ?
- 5- Quelle est le courant collecteur maximale ?
- 6- Quel est le courant collecteur dans le transistor lorsque I_f de la LED est de 20 mA ?