

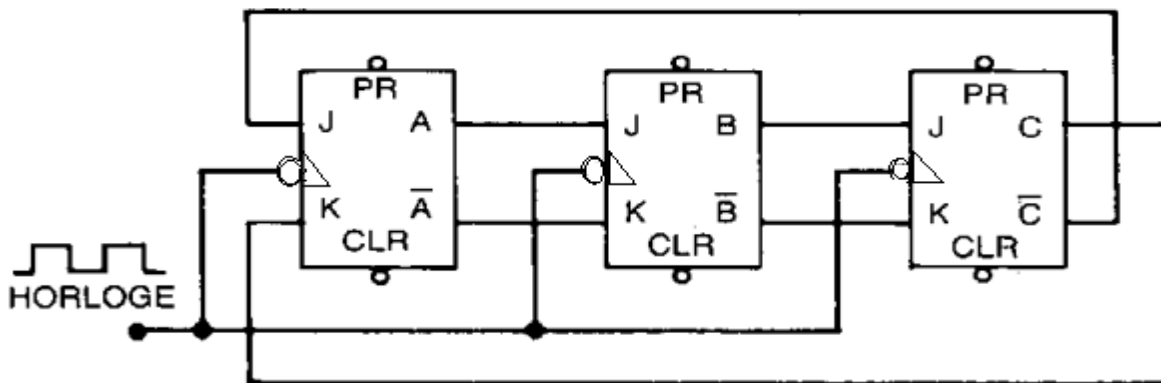
BTS BLANC – JUIN 2017

FILIERE : RESEAU INFORMATIQUE ET TELECOMMUNICATION

ELECTRONIQUE NUMERIQUE

Partie-1

Soit un compteur représenté par le schéma ci-dessous :



Initialement toutes les sorties des bascules sont à zéro (0).

NB : Q_C est le bit de poids fort et Q_A est le bit de poids faible.

- 1- Identifier les entrées synchrones et asynchrones des bascules.
- 2- Donner la table de fonctionnement des bascules utilisées dans ce montage.
- 3- En déduire leur table d'excitation.
- 4- Reproduire le tableau ci-dessous afin de donner les états des différentes sorties de ce compteur.

Horloge	JC	KC	JB	KB	JA	KA		QC	QB	QA	Décimal
0											
1											
2											
3											
4											
5											
6											
7											
8											
9											
10											

- 5- En déduire le modulo réalisé par ce compteur.
- 6- Câbler le circuit 74193 afin de réaliser un compteur de même modulo que celui déterminé dans la question 5.

Partie-2

On desire réaliser à la sortie du compteur, un circuit permettant de générer un bit de parité paire (P) pour chaque mot de 3 bits généré par le compteur ci-dessus.

- 1- Réaliser la table de vérité de ce générateur de bit de parité.
- 2- Exprimer l'équation de la sortie (P) de ce circuit sous sa première forme canonique.
- 3- En utilisant la méthode algébrique, simplifier la fonction P.
- 4- Réaliser le logigramme uniquement à partir de porte XOR.